

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ

ДВНЗ «Ужгородський національний університет»
Інженерно-технічний факультет
кафедра електронних систем


кваліфікаційна бакалаврська робота

На тему: Інтерфейсний стенд для дослідження керування експериментом

Студента 4 курсу

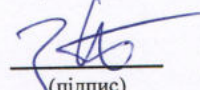
Шершуна Віктора Івановича

(прізвищета ініціали)


(підпис)

Керівник кандидат фіз.-мат. наук Заяць Тарас Михайлович

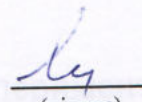
(посада, вчене звання, науковий ступінь, прізвище та ініціали)


(підпис)

Голова ЕК:


Лоя В.Ю. канд. тех.наук., ст. н. с. ІЕФ НАНУ.

(прізвище, ініціали, вчені ступінь та звання.)


(підпис)

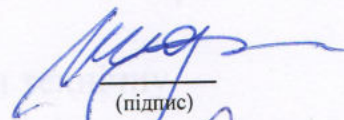
Заяць Т.М.- канд. фіз.-мат наук, доц. кафедри ЕС.

(прізвище, ініціали, вчені ступінь та звання.)


(підпис)

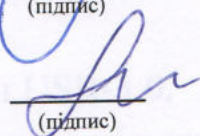
Юркін І.М.- канд. фіз.-мат наук, доц. кафедри ЕС.

(прізвище, ініціали, вчені ступінь та звання)


(підпис)

Спесивих О.О.-канд. фіз.-мат наук, доц. кафедри ЕС.

(прізвище, ініціали, вчені ступінь та звання)


(підпис)

Засвідчую, що у цьому дипломному проекті
немає запозичень з праць інших авторів без
відповідних посилань.

Студент 
(підпис)

Ужгород – 2023

«ЗАТВЕРДЖУЮ»

Зав. кафедрою,

доц. _____ (Заяць Т. М.)

“ _____ ” _____ 2022 року

З А В Д А Н Н Я

на кваліфікаційну бакалаврську роботу
студенту **Шершуну Віктору Івановичу**

1. Тема бакалаврської кваліфікаційної роботи: “Інтерфейсний стенд для дослідження керування експериментом”.
Затверджена на засіданні кафедри електронних систем (протокол №3 від “3” жовтня 2022 року).
2. Термін закінчення студентом бакалаврської кваліфікаційної роботи: 10 червня 2023 року.
3. Вихідні дані до курсової роботи.
Розробити інтерфейсний стенд для дослідження управління експериментом, забезпечивши підключення пристроїв з двонапрявленою лінією даних.
Провести пошук аналогів стендів для керування експериментом. Вибрати порт через який відбувається управління експериментом (це може бути LPT- USB-3.0, тощо).
Обґрунтувати вибір порта (простота, швидкість). Виконати технічну пропозицію, забезпечивши 5 – 12 В. живлення.
Описати стандарти і протокол відповідного порта (LPT порта чи USB-3.0, Проаналізувати інтерфейс Centronics, стандарт IEEE 1284.a також різні режими передачі даних. Описати режими і регістри вибраного порта, Отримання даних із зовнішніх пристроїв, проаналізувати вивід даних
Провести розрахунок принципової схеми, елементів і вузлів пристрою.
4. Зміст розрахунково-пояснювальної записки (перелік питань, що підлягають розробці).
Вступ.
 1. Огляд та аналіз аналогів об’єкту проектування.
 2. Огляд і аналіз існуючих методів та схемотехнічних рішень поставленого завдання.
 3. Проектно-конструкторський розділ.
 - 3.1 Розробка структурної схеми;
 - 3.2 Розробка електричної принципової схеми;

3.3. Розрахунки режимів роботи елементів принципової схеми, вибір елементів

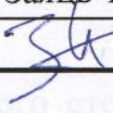
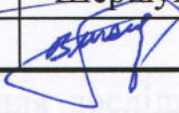
Висновки.

5. Перелік графічного матеріалу, в тому числі обов'язкових креслень.

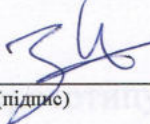
1. Структурна схема.

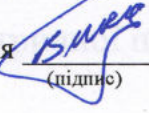
2. Принципова електрична схема.

6. Консультанти роботи, вказати з яких розділів.

Розділ	Консультант	Підпис, дата	
		Завдання видав	Завдання прийняв
		доц. Заяць Т.М.	Шершун В. І.
Нормоконтроль	доц. Спесивих О.О.		


7. Дата видачі завдання 23 листопада 2022 року.

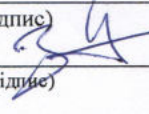
Керівник роботи  (доц. Т.М. Заяць)
(підпис)

Завдання прийняв на виконання  (В.І. Шершун)
(підпис)

КАЛЕНДАРНИЙ ПЛАН

№ п/п	Найменування етапів виконання КБР	Термін виконання етапів	Примітки
1.	Пошук та аналіз аналогів об'єкта досліджень.	до 20.12.2022 року	
2.	Огляд та аналіз аналогів.	до 20.02.2023 року	
3.	Вибір технічного рішення та обґрунтування технічної пропозиції.	до 20.03.2023 року	
4.	Синтез структурної та принципової схем, їх розрахунок.	до 20.04.2023 року	
5.	Виготовлення конструкторської документації.	до 20.05.2023 року	
6.	Оформлення кваліфікаційної бакалаврської роботи.	до 10.06.2023 року	
7.	Захист на державній екзаменаційній комісії.	Згідно з графіком захисту	

Студент  (В.І. Шершун)
(підпис)

Керівник роботи  (доц. Т.М. Заяць)
(підпис)

РЕФЕРАТ

Кваліфікаційна бакалаврська робота на тему «Інтерфейсний стенд для дослідження керування експериментом» / УжНУ; Керівник Заяць Т.М.; Студент Шершун В.І., група ЕС.

Пояснювальна записка: 63 сторінки, 38 рисунків, 6 таблиць, 18 джерел, 4 додатки.

Графічна частина: 2 листи формату А1.

Об'єкт розробки – розробка інтерфейсного стенду для дослідження керування експериментом.

Метод дослідження – аналіз прототипу та аналогів, синтез електричної структурної схеми та її реалізація у вигляді електричної принципової схеми.

При виконанні даної бакалаврської роботи було проведено пошук та аналіз аналогів об'єкту проектування і загальні принципи побудови. На основі цих даних та вимог технічного завдання розроблено структурну та принципові схеми. Проектно-конструкторський розділ містить синтез структурної та принципової схеми, опис дії пристрою і розрахунки.

**ІНТЕРФЕЙСНИЙ СТЕНД, КЕРУВАННЯ ЕКСПЕРИМЕНТОМ, СХЕМА,
ЕЛЕКТРИЧНА СХЕМА, LPT ПОРТ, СИСТЕМА КЕРУВАННЯ ПРИСТРОЯМИ,
УПРАВЛЯЮЧІ КОЛА**

ABSTRACT

Diploma project of the “Bachelor” degree: «Interface stand for experiment control research» / UzhNU; Supervisor: Zayats T. M.; Student: Shershun V. I., ES group.

Explanatory note: 63 pages, 38 figures, 6 tables, 18 sources, 4 appendixes.

Graphic part: 2 A1 sheets.

The goal is to develop an interface stand for studying experiment control. The research approach involves analyzing the prototype and similar devices, synthesizing the electrical structural diagram, and implementing it as an electrical schematic diagram.

Throughout the execution of this bachelor's project, we extensively researched and analyzed existing designs and fundamental construction principles. Based on this information, we devised a comprehensive structural and principle diagram. The design and construction section includes a synthesis of the structural and principle scheme, a detailed explanation of the device's operation, and relevant calculations.

Keywords:

INTERFACE STAND, EXPERIMENT CONTROL, SCHEMATIC, WIRING DIAGRAM, LPT PORT, DEVICE CONTROL SYSTEM, CONTROL CIRCUITS

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ДВНЗ «Ужгородський національний університет»
Інженерно-технічний факультет
Кафедра електронних систем

«ЗАТВЕРДЖУЮ»

Зав. кафедрою,
доц. Заяць Т. М. (Заяць Т. М.)

«15» червня 2023 року

ПОЯСНЮВАЛЬНА ЗАПИСКА

На кваліфікаційну бакалаврську роботу

на тему:

ІНТЕРФЕЙСНИЙ СТЕНД ДЛЯ ДОСЛІДЖЕННЯ КЕРУВАННЯ ЕКСПЕРИМЕНТОМ

КБР.ЕС.9583012.001.ПЗ

Зм.	Арк.	№ докум.	Підпис	Дата	Інтерфейсний стенд для дослідження керування експериментом	Літера	Аркуш	Аркушів
Розробив		Шериун В.І.	<u>В.І. Шериун</u>	15.06		КБР.ЕС.9583012.001.ПЗ Пояснювальна записка	У	6
Перевірив		Заяць Т. М.	<u>Т. М. Заяць</u>	15.06	УжНУ, ІТФ 4 курс, гр. ЕС			
Т.Контр.								
Н.Контр.		Списових О.О	<u>О.О. Списових</u>	15.06				
Затверд.		Заяць Т. М.	<u>Т. М. Заяць</u>	15.06				

ЗМІСТ

ВСТУП	8
1. Огляд і аналіз існуючих аналогів об'єкту проектування	9
2. Огляд і аналіз існуючих методів та схемотехнічних рішень поставленого завдання	11
3. Проектно-конструкторський розділ	53
3.1. Синтез та аналіз структурної схеми	53
3.2. Синтез та аналіз принципової схеми	55
3.3. Розрахунки режимів роботи елементів принципової схеми, вибір елементів	58
4. Висновки	61
5. Список використаних джерел	62

ДОДАТКИ

Додаток А. Структурна схема КБР.ЕС.9583012.001.Е1

Додаток Б. Принципова схема КБР.ЕС.9583012.001.Е2

Додаток В. Перелік елементів КБР.ЕС.9583012.001.ПЕ

Додаток Г. Специфікація КБР.ЕС.9583012.001.СП

					<i>КБР.ЕС.9583012.001.ПЗ</i>	
Вим.	Арк.	№ докум.	Підпис	Дата		7

ВСТУП

В даний час намітилась тенденція до відмовлення від суто аналогових схем і переходу до цифрових з широким використанням мікропроцесорної техніки. Цифрова обробка сигналів дає широкі переваги технологічності конструкцій, економії енергоспоживання. В схемотехнічному плані в основі цифрової техніки, а також значної кількості, так названих, імпульсних пристроїв лежать електронні ключі.

Технічні реалізації цифрових схем, де сигнали представлені дискретно квантовими рівнями напруги (струму), засновані на використанні електронних комутаторів напруги (струму), які називаються електронними ключами. В якості нелінійних приладів з управляючим опором в електронних ключах використовуються напівпровідникові діоди, біполярні і польові транзистори, фототранзистори, тиристри, оптрони, електронні лампи.

Слід відмітити, що електронні ключі, на відміну від механічних, частіше всього не являються двонаправленими, тобто комутують струм і напругу одного знаку.

Слід розділяти аналогові електронні ключі, призначені для передачі аналогового сигналу з мінімальними похибками, і цифрові ключі, які забезпечують формування бінарних сигналів. Аналогові ключі лежать в основі комутаторів сигналів, котрі знайшли широке використання в техніці аналого-цифрового перетворення. Не дивлячись на збіжність в функціональному плані між цифровими та аналоговими ключами, вимоги до останніх суттєво відрізняються від вимог до цифрових ключів, що приводить до інших ідей, за якими слід розробляти аналогові ключі.

За допомогою комп'ютера можна керувати великою кількістю зовнішніх пристроїв. Це можуть бути освітлювальні пристрої, нагрівачі, електричні двигуни змінного струму, звукові колонки, монітори і т. д.

					<i>КБР.ЕС.9583012.001.ПЗ</i>	
<i>Вим.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		8

1. Огляд і аналіз існуючих аналогів об'єкту проектування

Завданням бакалаврської роботи є аналіз електронних кіл та систем керування виконавчими пристроями, які діють по командах інтерфейсного паралельного порту, та синтез блок-схеми і принципової схеми лабораторного інтерфейсного стенду дослідження керування експериментом через LPT-порт (управляючі кола). Раніше паралельний і послідовний порти розроблялись для певного використання. Паралельні порти призначались для з'єднання комп'ютерів з принтерами, послідовні — для підключення принтерів, модемів, „миші”. Принципові схеми відрізняються мобільністю і можуть використовуватись для рішення проблем з будь яким обладнанням, що оснащено вказаними портами. Саме тому метою даної бакалаврської роботи є створення простої та надійної системи керування зовнішніми пристроями через LPT-порт. Метою проекту є створення простого і пристрою з достатньо високим рівнем надійності та швидкодії, а саме основне — відносно дешевого.

Задачею аналізу є розшифровка всіх даних, що містяться в технічному завданні. Аналіз виконують в наступній послідовності згідно пунктів:

1. Назва виробу – лабораторний інтерфейсний стенд дослідження керування експериментом через LPT-порт (управляючі кола).

2. Призначення – керування зовнішніми пристроями комп'ютера за допомогою LPT-порту.

3. Комплектність:

- Блок керування звуковим пристроєм.
- Блок ключів.
- Блок силових ключів .
- Блок керування інфрачервоними світлодіодами.

					<i>КБР.ЕС.9583012.001.ПЗ</i>	9
Вим.	Арк.	№ докум.	Підпис	Дата		

- Блок керування кроковим двигуном.

- Блок зворотного зв'язку.

4. Можливості – даний пристрій керується комп'ютером за допомогою програмного забезпечення, основна функція забезпечення керування експериментом.

					<i>КБР.ЕС.9583012.001.ПЗ</i>	10
<i>Вим.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		

2. Огляд і аналіз існуючих методів та схемотехнічних рішень поставленого завдання

Відразу визначимо границі можливостей пристроїв, що підключаються до порту принтера. Стандартний LPT (SPP): 8 каналів даних (вивід інформації), 4 лінії керування (тільки вивід) та 5 ліній статусу (тільки ввід), швидкість обміну — до 600 Кбіт/с. Якщо ми маємо комп'ютер на базі процесора Intel® Core™ i3-5015U і вище, то є можливість використання стандарту EPP. В такому випадку ми зможемо використовувати двоспрямовану лінію даних, 4 лінії керування (тільки вивід), 5 ліній статусу (тільки ввід) зі швидкістю передачі даних до 2 Мбіт/с.[1]

Порт принтера не містить лінії живлення на роз'ємі, тобто для активних пристроїв потрібен власний блок живлення. Тепер про те, що можливо підключити.

Схема підключення пристроїв при необхідності керування мало-споживаючими пристроями рис. 2.1. Опис роботи: байт даних програмно виставляється на лінії d0-d7, потім фіксується регістром IP22 по імпульсу з контакту 14 (AutoFD) LPT. Можна убрати із схеми регістр — LPT сам фіксує останній байт, що поступив на вихід, але якщо 1 ніжку (ОС) мікросхеми через резистор (біля 300 Ом) з'єднати із «плюсом» напруги живлення, то після виключення комп'ютера статус ліній (включено/виключено) буде збережено. Якщо до виходів Q0-Q7 мікросхеми увімкнути транзистори або тиристори, тоді можна буде керувати потужними лампами, двигунами і т. д.

					<i>КБР.ЕС.9583012.001.ПЗ</i>	11
<i>Вим.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		

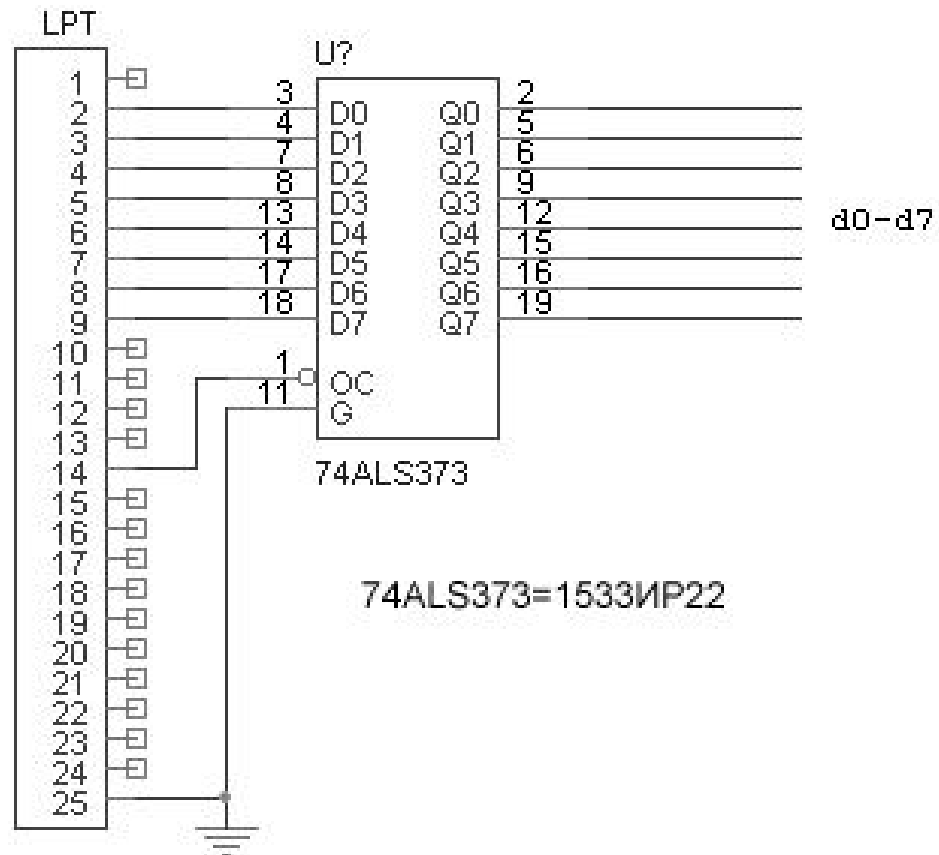


Рис. 2.1. Схема підключення пристроїв при необхідності керування мало-споживаючими пристроями [5]

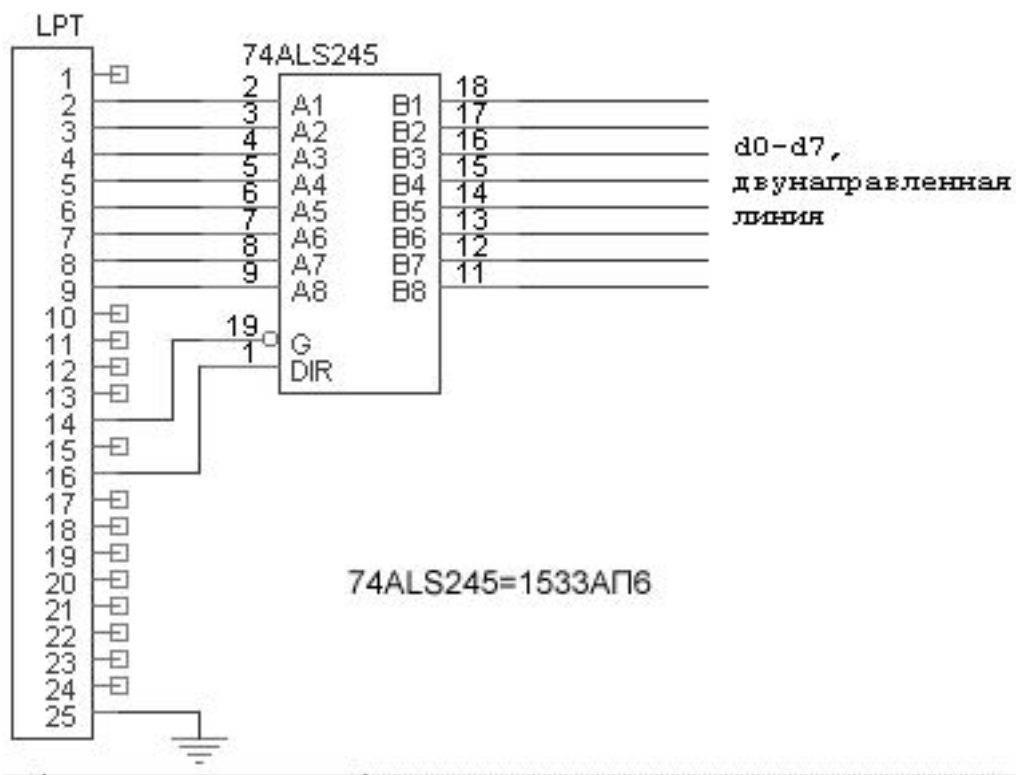


Рис.2.2. Схема підключення пристроїв якщо потрібна двонаправлена лінія даних [5]

Для випадків, коли керування пристроєм і запит його станів відбувається по сумісним каналам можна використати мікросхему АП6 — шинний драйвер рис.2.2, може передавати данні в обидві сторони. Напря́м задається сигналом DIR, входом G включають/виключають драйвер від лінії (переводять його входи/виходи в Z стан).[2]

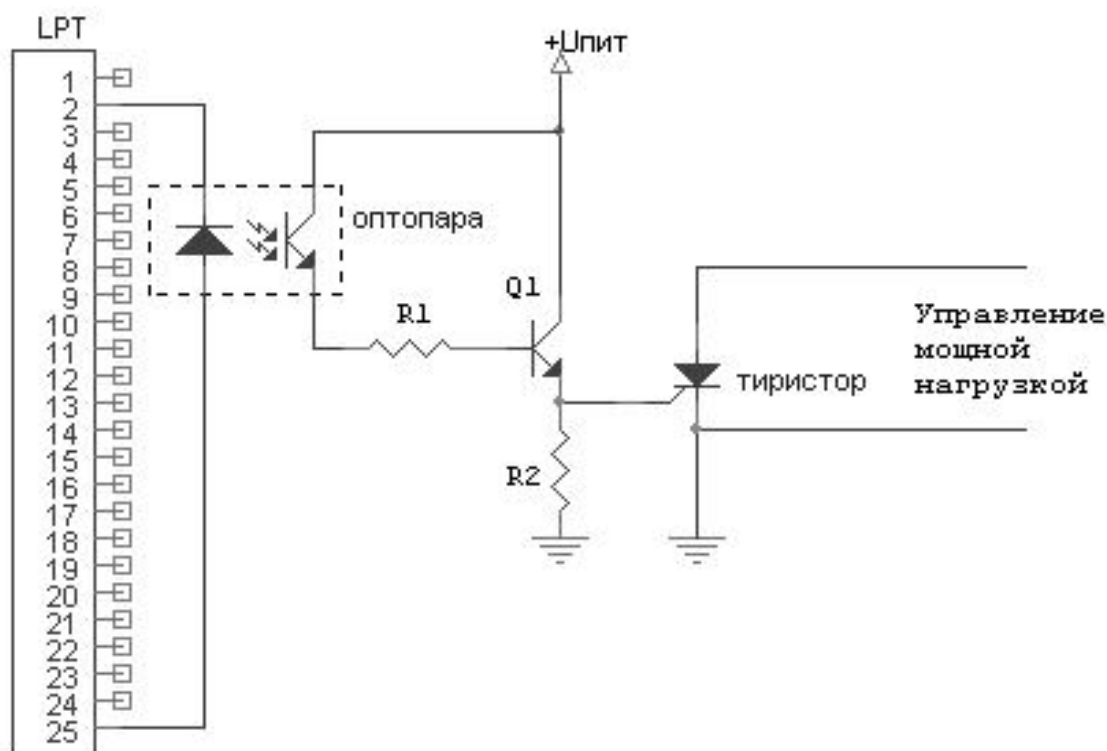


Рис. 2.3. Схема підключення пристроїв при необхідності керування потужним пристроєм [3]

При керуванні потужним пристроєм, коли комп'ютер ввімкнено, але необхідна надійна розв'язка сигналів, щоб не пошкодити порт рис. 2.3. Опора резисторів, типи транзисторів, тиристора та величина напруги живлення залежать від конкретного випадку. При виникненні небезпечних випадків таких, як попадання високовольтної лінії на "землю" або пробій тиристора і транзистора, дія високої напруги не розповсюдиться на лінії порту LPT, що запобігає його виходу із ладу.

Конкретний приклад. Підключення мікросхеми цифро-аналогового перетворювача K572ПА1 до комп'ютера по наступній схемі: Час перетворення мікросхеми — 5 мс. Для написання програми можна використати Python 3.10. На машині із процесором Intel® Core™ i5-3570 (на шині 5 GT/s DMI), частота

зміни байтів досягла 3 мс, і мікросхема ЦАП із цим справлялась. Таким чином можна отримати коливання (якщо в порт видавати послідовність від 0 до 255 і навпаки, то отримуємо синусоїду) із частотою 333 Гц.

Принципово, можна привести роз'єм для керування звуковим пристроєм. Тобто забезпечити приєднаний пристрій, керуючими сигналами, а приєднаний пристрій проектувати під цей роз'єм.

В даному курсовому проекті роботі ми приведемо декілька схемних рішень керування звуком. Як відомо для моделювання звуку потрібен генератор, і схема керування ним.

У порівнянні із аналоговими генераторами цифрові переважають великою стабільністю і точністю відображення сигналу, що у багатьох випадках є вирішальним фактором. Загальна структурна схема цифрового генератора рис. 2.4.

Він складається із генератора тактових імпульсів ГТІ; дільника частоти із змінним коефіцієнтом ділення ДПКД, що керується зовнішнім кодом; адресного лічильника АЛ; функціонального перетворювача ФП.

ДПКД потрібен для зміни часового масштабу сигналу о генерується. Форма сигналу задається ФП по мірі зміни коду лічильника АЛ (який при постійній тактовій частоті лічильника змінюється лінійно).

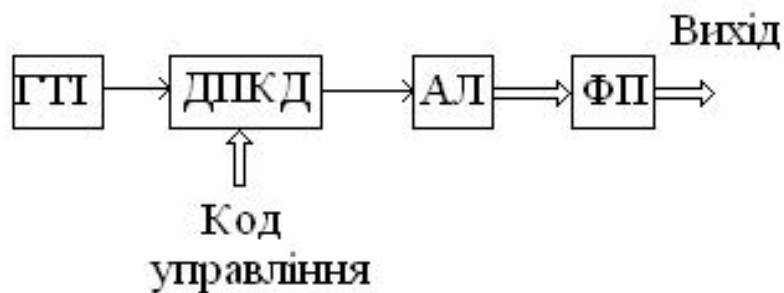


Рис.2.4. Загальна структурна схема цифрових генераторів

Якщо генерувати періодичний симетричний сигнал (наприклад, синусоїдальний) потрібно, щоб вихідний код лічильника наростав до максимального значення, а потім зменшувався до нуля, і знову наростає і т. д. Для цього можна використати схему рис. 2.5.

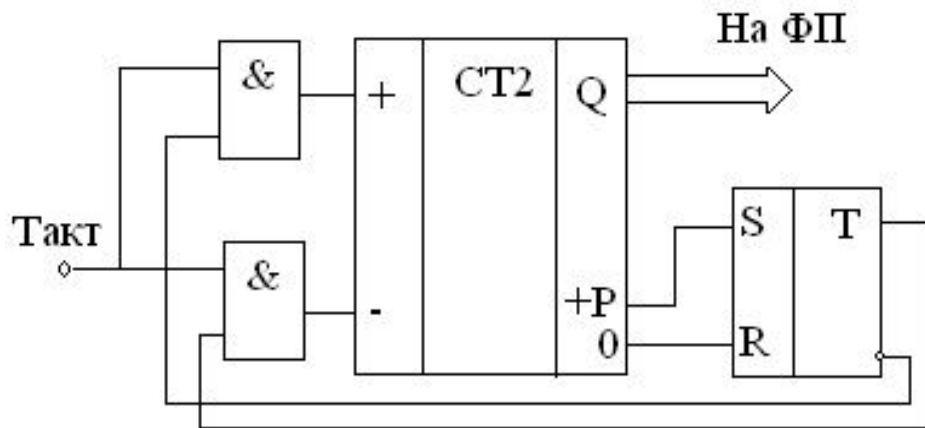


Рис.2.5. Включення лічильника для синусоїдального сигналу [9]

Принцип дії, припустимо, відкритий верхній по схемі елемент І, тактові імпульси надходять на сумуючий (+) вхід лічильника. Вихідний код лічильника зростає до максимального значення. В цей час на вході переповнення (+P) з'являється імпульс, котрий по входу S запускає тригер. На прямому виході тригера з'являється потенціал лог."1", яким відкривається нижній по схемі елемент І. Тепер тактові імпульси надходять до віднімаючого (-) входу лічильника, і вихідний код лічильника зменшується. Коли він стане рівний (0) з'явиться імпульс, який по входу R зкидає тригер. На інверсному виході тригера з'являється потенціал лог."1", котрим відкривається верхній по схемі елемент І, і по новому тактові імпульси надходять до сумуючого входу лічильника і т.д.[3]

Розглянемо декілька схем включень генераторів сигналів на логічних елементах. Най простіший генератор рис. 2.6. побудований на логічному елементі НІ .

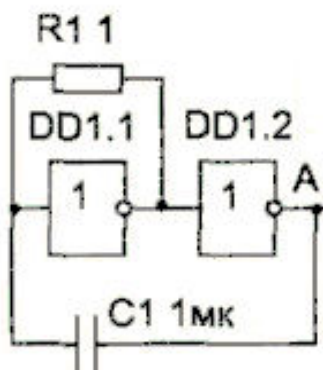


Рис.2.6. Генератор на логічних елементах [9]

Вим.	Арк.	№ докум.	Підпис	Дата

Існує велика можливість поєднання таких схем, що дозволяє отримати різноманітні світлові і звукові ефекти. Якщо зібрати два генератора по схемі рис. 2.7, але з різними частотами генерації, і вихід більш низькочастотного генератора подати на вхід елемента І іншого генератора, то отримаємо перериваючі коливання.

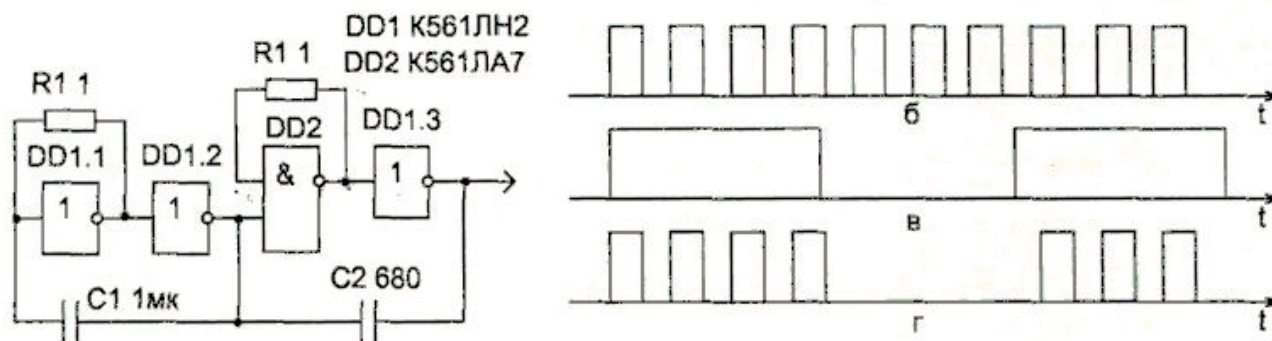


Рис.2.7. Генератор періодичних гудків [9]

На діаграмах рис. 2.6(б) і (в) показані частоти власного коливання генератора, а на рис. 2.6(г). – діаграма, яка отримується, якщо низькочастотний генератор керує роботою високочастотного. На слух таке коливання приймається, як періодичні гудки.

На рис. 2.8. зображена схема такого генератора, коли високочастотний і низькочастотний генератор працюють незалежно, але низькочастотний генератор керує двома елементами І.

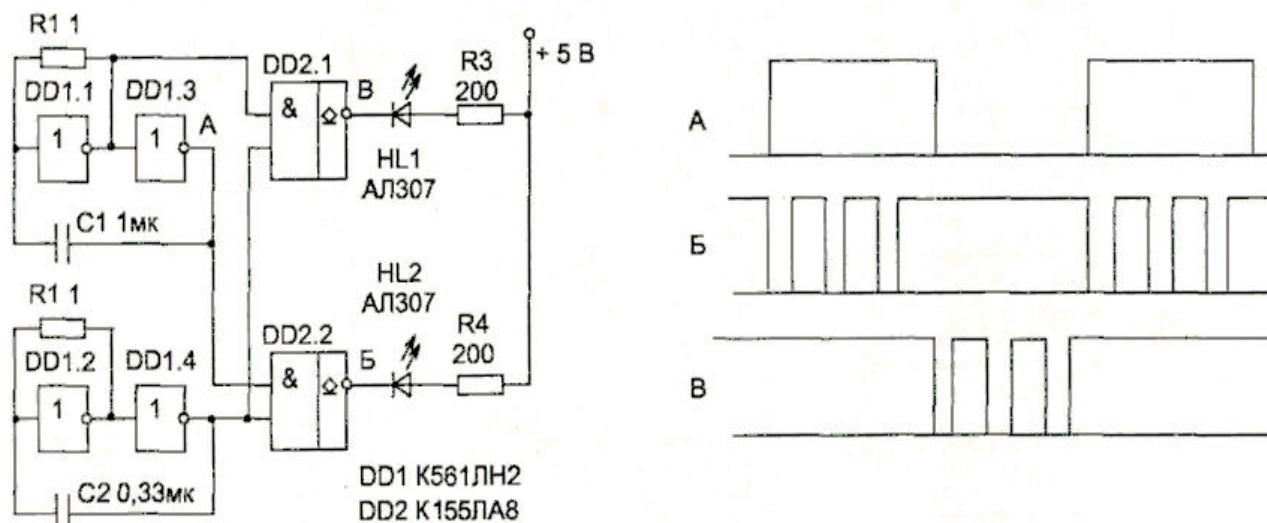


Рис.2.8. Генератор імпульсів [9]

Тому сигнали високочастотного генератора надходять на вхід то одного то іншого елемента І (діаграми в точках "Б" і "В"). Якщо до виходів елементів І під'єднати світлодіоди різного кольору, то декілька разів "спалахне" один світло діод (наприклад, червоний) потім стільки разів "спалахне" інший (наприклад зелений).

На рис. 2.9. обидва генератора увімкнуті так, що низькочастотний генератор управляє частотою коливань високочастотного.

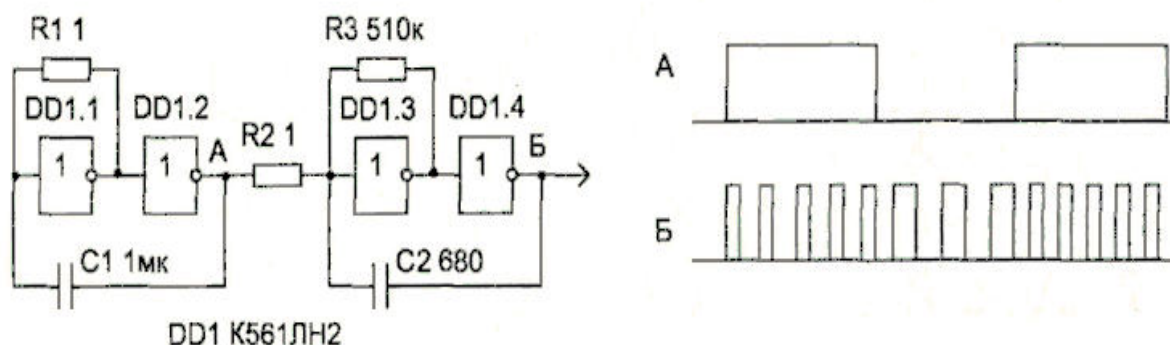


Рис.2.9. Генератор трелі [9]

Як наслідок (діаграма "Б") високочастотний генератор працює позмінно на двох частотах. На слух таке коливання сприймається, як трель.

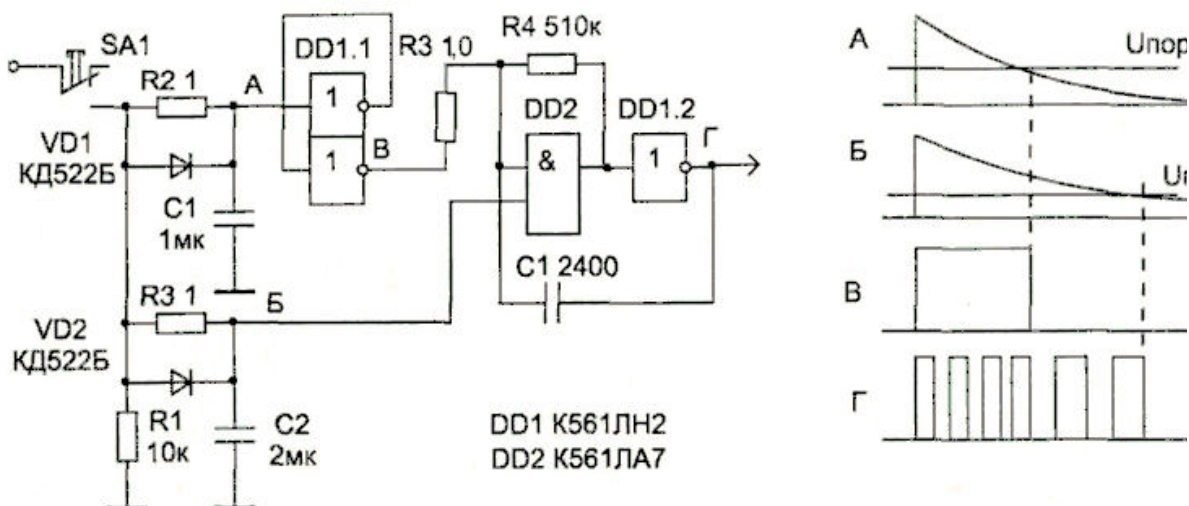


Рис.2.10. Генератор кукування зозулі [11]

Таке керування можна використовувати для отримання різноманітних звукових ефектів. На Рис. 2.10. зображено варіант схеми Рис. 2.9. При натиску кнопки SA1 ємність C1 швидко заряджається через діоди VD1 до напруги живлення, а ємність C2 – через діод VD2 також до напруги живлення. Постійна

часу розряду для C1 порядку 1с, для C2 порядку 2с. Напряга розряду C1 (діаграма "А") на двох інверторах DD1.1 перетворюється в прямокутний імпульс (діаграма "В") тривалістю приблизно 1с., який через резистор R3 моделює частоту генератора на мікросхемах DD1.2, DD2.

Під час тривалості імпульсу частота генератора 400...500Гц, при його відсутності 300Гц. Напряга розряду C2 (діаграма "Б") надходить на вхід елемента І DD2 і дозволяє роботу генератора на протязі 2с. Як наслідок (діаграма "Г") отримується двохчастотний імпульс. Якщо його подати на звуковідтворюючий пристрій, то звук буде імітувати кукування зозулі, що повторюється при кожному натисканні кнопки SA1.

Мікросхеми КМОП можуть працювати в широкому діапазоні зміни напруги живлення. Цю властивість можна використати для керування амплітудою сигналу генератора. На Рис.2.10. авто коливний генератор на мікросхемах DD1.1, DD1.2 отримує напругу живлення від схеми керування, яка складається із зарядного ланцюга R3, VD1, C2 аналогічно попередній схемі і ви токового повторювача на польовому транзисторі VT1. При натисканні кнопки SA1 ємність C2 швидко заряджається і повільно розряджається (діаграма "А").

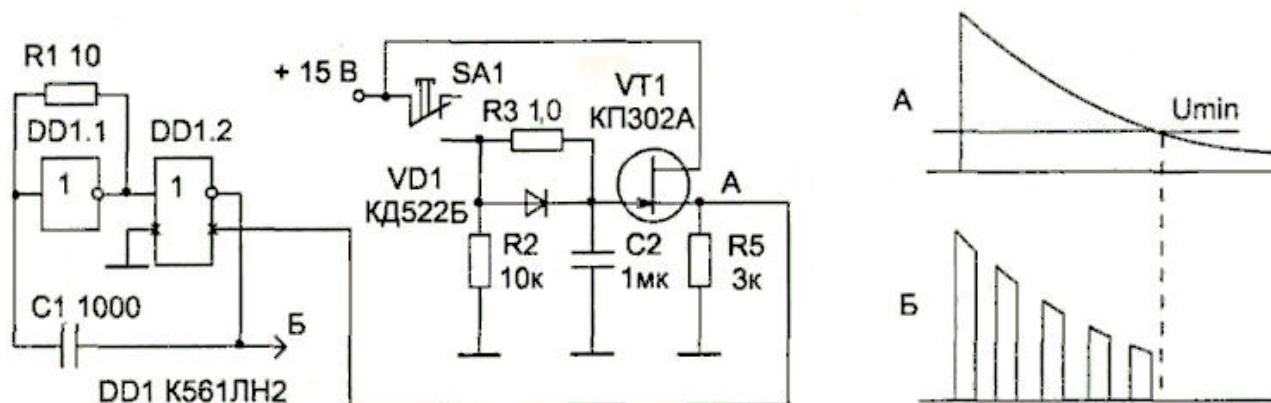


Рис.2.11. Генератор м'явчання кішки [11]

Витоковий повторювач має дуже високий вхідний опір і на роботу зарядного ланцюга не впливає. На його виході повторюється вхідна напруга, але сила струму достатня для живлення мікросхеми DD1. На виході Б генератора формується коливання із спадаючою амплітудою (діаграма "Б") до

тих пір, доки напруга живлення не стане менше допустимого (+3В для серії К561). Після цього коливання зриваються. Частота коливань генератора вибирається приблизно 800 Гц. При подані такого сигналу на звуковідтворюючий пристрій почуємо нявчання кішки.

Використання мультиплексорів в схемах генераторів дозволяє побудувати компактні схеми керування їх параметрами. У схемі Рис. 2.12. із допомогою мультиплексора на мікросхемі DD1 можна вибирати одну із восьми частот коливань генератора на мікросхемі DD2.

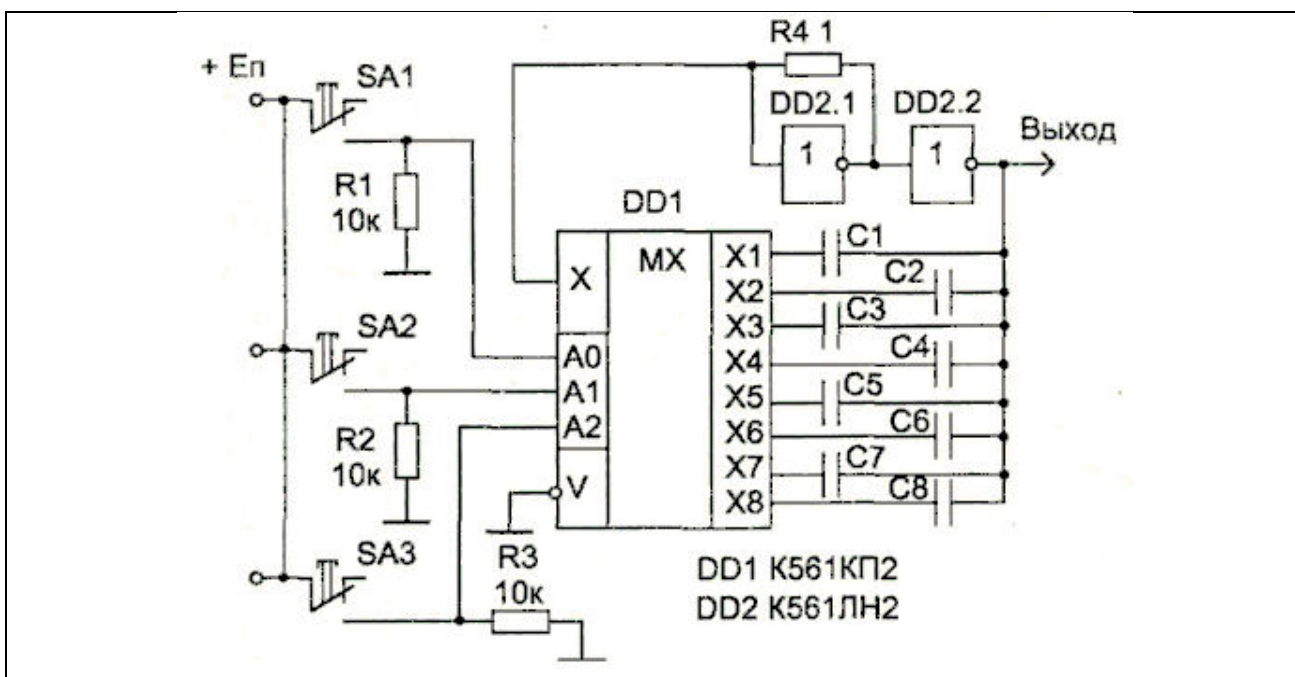


Рис.2.12. Генератор мелодії [11]

Кнопки SA1, SA2, SA3 можна натискати по одній, по дві або всі три. При подані такого сигналу на звуковідтворюючий пристрій отримаємо музикальну іграшку. Взамін кнопок можна на управляючі входи мультиплексора DD1 під'єднати лічильник, а ємності C1...C8 підібрати так, щоб отримати мелодію, тоді пристрій буде неперервно відтворювати цю мелодію.

Розглянуті і описані вище схеми генераторів, зручно використати для виконання двох пунктів технічного завдання. Застосуємо генератор сигналів на логічних елементах для керування звуковими пристроями і інфрачервоними світло діодами.

Пристрій керування кроковим двигуном

Існує два типи крокових двигунів: чотирифазні і двофазні (рис.2.13.).

Для керування кроковими двигунами використовується різноманітні алгоритми, котрі відрізняються один від одного послідовністю збудження. Всього існує три крокові послідовності: хвильова, напівкрокова та крокова. Порядок подання напруги на обмотки двигуна приведено на Рис.2.14.

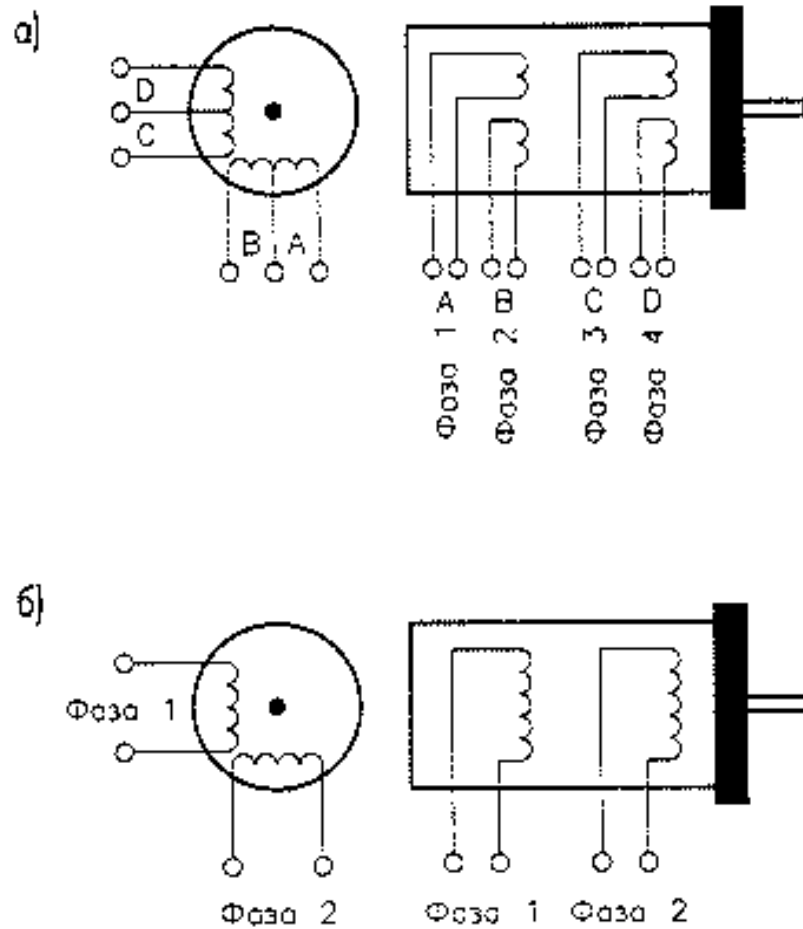


Рис. 2.13. Крокові двигуни: а) чотирифазні; б) двофазні.

Вим.	Арк.	№ докум.	Підпис	Дата

Шаг	A	B	C	D
1	ON	OFF	OFF	OFF
2	OFF	ON	OFF	OFF
3	OFF	OFF	ON	OFF
4	OFF	OFF	OFF	ON

Шаг	A	B	C	D
1	ON	OFF	OFF	ON
2	ON	ON	OFF	OFF
3	OFF	ON	ON	OFF
4	OFF	OFF	ON	ON

Шаг	A	B	C	D
1	ON	OFF	OFF	OFF
2	ON	ON	OFF	OFF
3	OFF	ON	OFF	OFF
4	OFF	ON	ON	OFF
5	OFF	OFF	ON	OFF
6	OFF	OFF	ON	ON
7	OFF	OFF	OFF	ON
8	ON	OFF	OFF	ON

а)

б)

в)

Рис. 2.14. Крокові послідовності запуску чотирифазного двигуна:

а — хвильова; б — півкрокова; в — крокова

Хвильова послідовність збудження — найпростіший спосіб керування кроковими двигунами: обмотки збуджуються одна за одною. При цьому двигун починає обертатися в сторону, протилежну порядку збудження обмоток. Оскільки в один час збуджується одна обмотка, обертовий момент двигуна невеликий. Для його збільшення використовуються крокова послідовність, яка аналогічна попередній, але тут одразу збуджуються дві обмотки, завдяки чому збільшується обертовий момент двигуна.[4, 5]

Півкрокова послідовність збудження — це комбінація перших двох. Під час одного обороту ротора кількість циклів збудження подвоюється. При цьому режимі двигун робить більш рівно.

Для керування двигунами існують спеціальні мікросхеми.

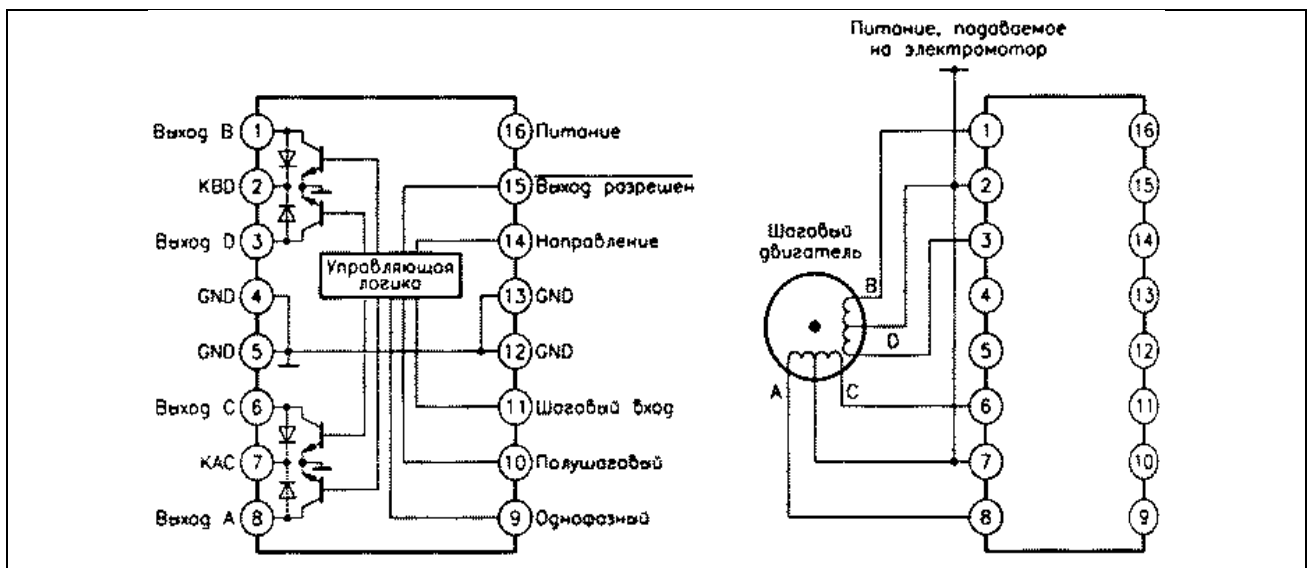


Рис. 2.15. Позначення виводів та типове включення мікросхеми UCN5804 [16]

Вим.	Арк.	№ докум.	Підпис	Дата

Мікросхема UCN5804 (Allegro Microsystems, RS653-531) може генерувати всі три послідовності (рис. 2.15.). Для її роботи потрібні два джерела живлення: один для самої мікросхеми (контакт 16), максимальна напруга 7 В, другий для керування двигуном (контакти 2 і 7). Контакти 4, 5, 12 і 13 — „земля” джерел живлення. Контакти 1, 3, 6 і 8 конструктивно з’єднані з транзисторами Дарлінгтона (максимальна напруга 35 В, максимальний струм 1,5 А).

Контакт 15 (Вихід дозволено) керує мікросхемою. Коли на нього подати сигнал високого рівня, всі виходи будуть закриті. Контакт 14 (напрямок) встановлює напрямок обертання двигуна; контакт 11 — це „кроковий вхід”: від’ємний фронт сигналу, поданий на нього, повертає двигун на один крок. Режими збудження двигуна встановлюються за допомогою контактів 9 і 10:

- контакт 9=0, контакт 10=0 — кроковий;
- контакт 9=1, контакт 10=0 — хвильовий;
- контакт 9=0, контакт 10=1 — напівкроковий;
- контакт 9=1, контакт 10=1 — блокування.

Під час роботи стан виводів 9, 10 і 14 можна змінити, якщо на „кроковому вході” логічна одиниця.

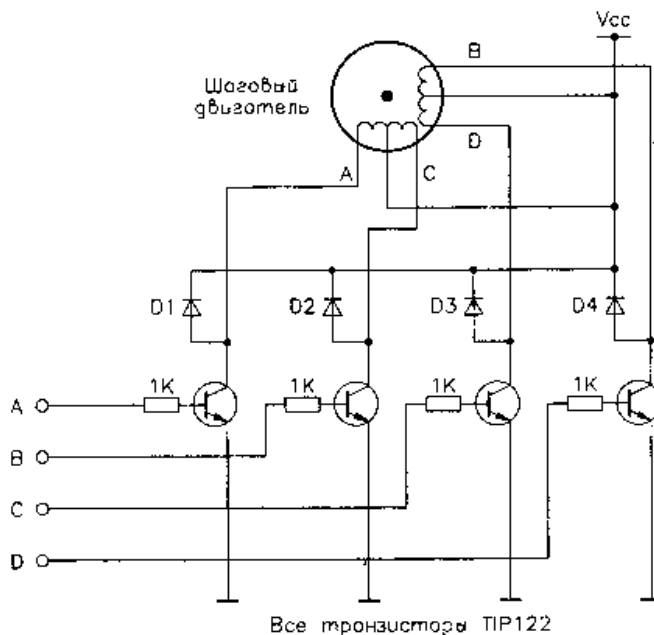


Рис. 2.16. Пристрій керування кроковими двигуном [8]

Добре відома і мікросхема SAA1027 (Philips Semiconductor, RS300-237), котра використовується для керування чотирьохфазними двигунами. Напруга живлення має бути від 9,5 до 18 В. Максимальний вихідний струм — 500 мА. Мікросхема несумісна з ТТЛ логікою. Напруга вище 7,5 В визначає рівень логічної одиниці, а напруга нижче 4,5 В — логічного нуля.

Для керування потужними двигунами можна використовувати транзистори типу TIP122. Номінальний струм такого транзистора дорівнює 5 А при нарузі до 100 В. Схема пристрою керування зображена на рис. 2.16. Входи А, В, С, D з'єднуються з комп'ютером за допомогою вище описаних мікросхем керування UCN5804 або SAA1027 через схему сполучення.

Схема керування двофазними кроковими двигунами рис.2.17. Мостова мікросхема L298N використовується для керування живленням двигуна, контролер L297 (SGS-Thomson, RS636-362) — для генерації крокових послідовностей.

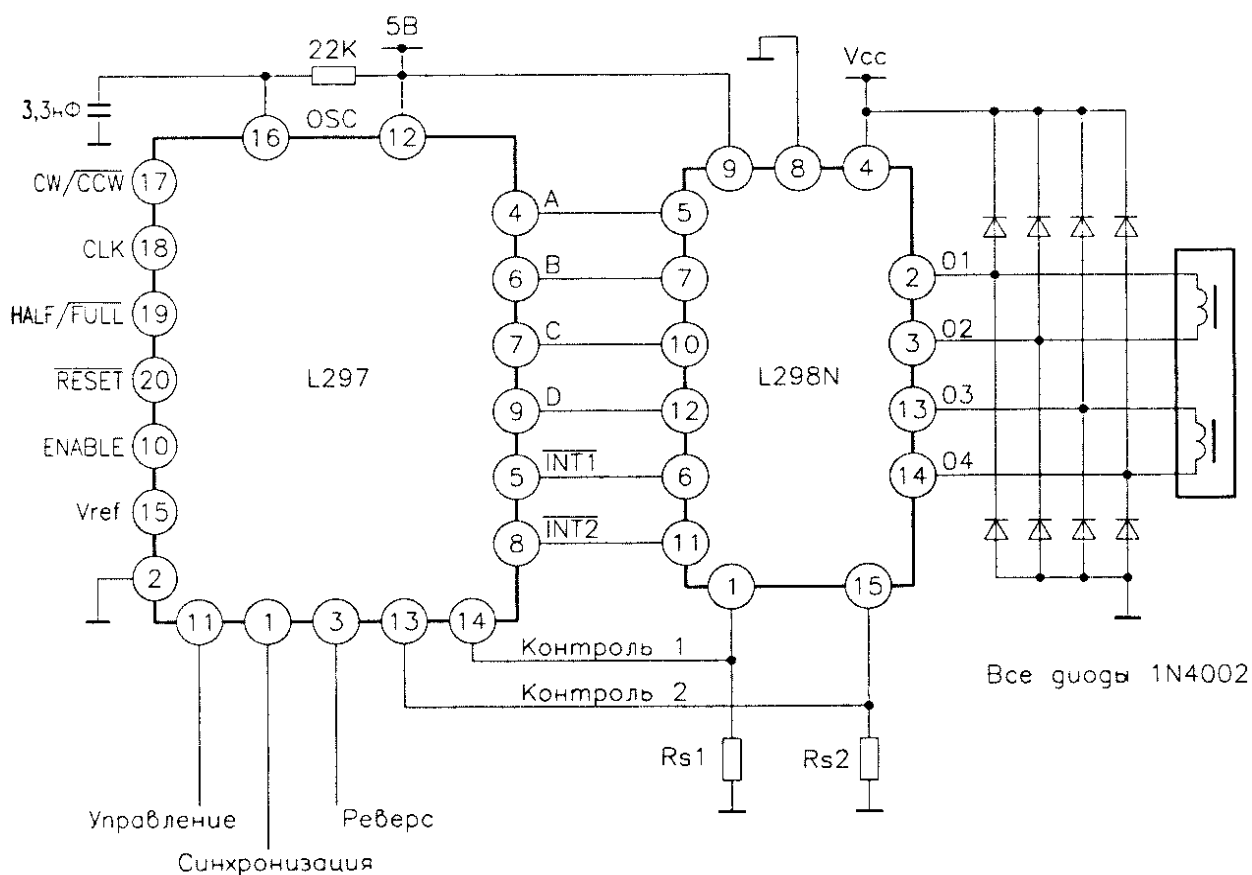


Рис. 2.17. Схема керування двофазним кроковим дисплеєм [8]

Ключі

Цифрові інтегральні мікросхеми, як правило, не здатні генерувати великий струм для керування зовнішніми пристроями, Тому управляючі кола повинні містити ключі - комутатори. За допомогою ключів можна керувати потужними і мало потужними пристроями. Далі приведено огляд типів і схемних рішень, побудови ключів.

Електричний ключ на оптопарі.

Оптопари можна використовувати для керування пристроями з малими значеннями струмів, потребуючих гальванічної розв'язки. Максимальний робочий струм обмежений характеристиками фототранзисторів. Наприклад, оптопари Дарлінгтона серії PC815 (Sharp, RS175-198) мають максимальне значення вихідного струму 80 мА, достатнє для керування реле малого струму, яке здатне робити з більш потужними пристроями (рис. 2.18). Оптопари Дарлінгтона серії PS2502 (NEC, RS590-424 і RS590-4320) підтримують струми до 160 мА.

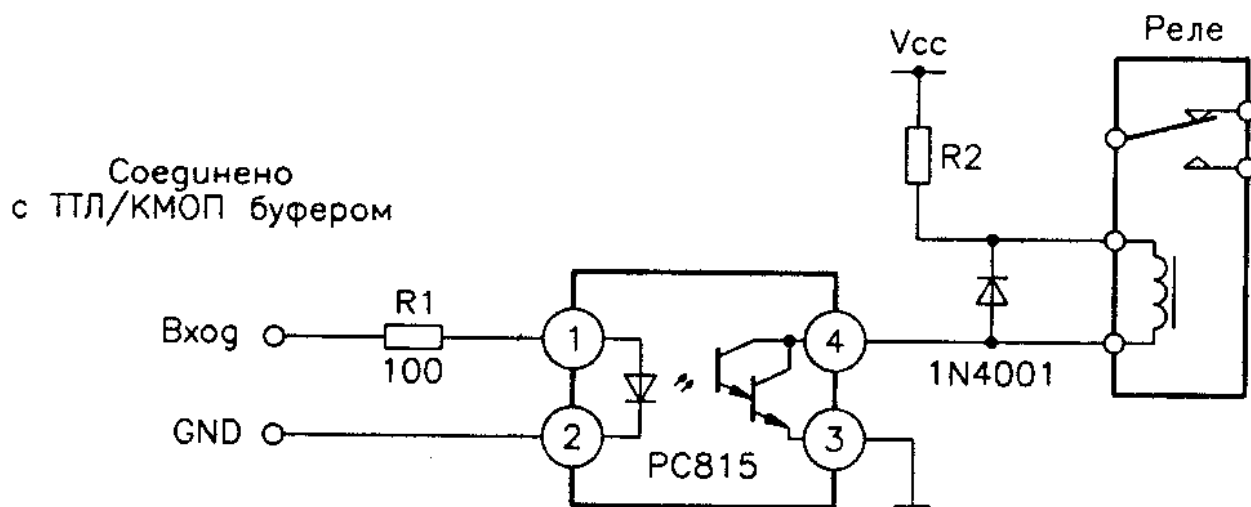


Рис. 2.18. Оптопара PC815 для керування реле [8]

Коефіцієнт передачі досягає 2000 %. Напруга, яка керує світло діодом, рівна 1,1 В, максимальний робочий струм — 80 мА. Максимальна напруга між колектором і емітером фототранзистора складає 40 В, а час насичення — 100 мкс.

Ключі на біполярних транзисторах

Досить часто використовують ключі з'єднані по схемі з спільним емітером, як показано на рис. 2.19. В ключовому режимі біполярний транзистор працює в режимі насичення (замкнутий ключ) або в режимі відсікання (розімкнутий ключ). Корисно пам'ятати, що в режимі насичення обидва переходи (колектор-база і емітер-база) відкриті, а в режимі відсікання – заперті. В режимі насичення вихідне коло транзистора можна представити еквівалентним джерелом напруги, величина ЕРС котрого приводиться в довідниках ($U_{КЕНАС}$ — напруга насичення). Строго кажучи, слід враховувати також внутрішній опір цього джерела, величина котрого визначається крутизною нахилу лінії граничного режиму. Однак, в більшості практично важливих випадків для інженерних розрахунків можна обмежитись величиною $U_{КЕНАС}$. Резистори R_{δ} і R_{κ} мають забезпечувати надійне запирання транзистора при низькому рівні управляючого сигналу на всьому діапазоні робочих температур і насичення при високому рівні управляючого сигналу.

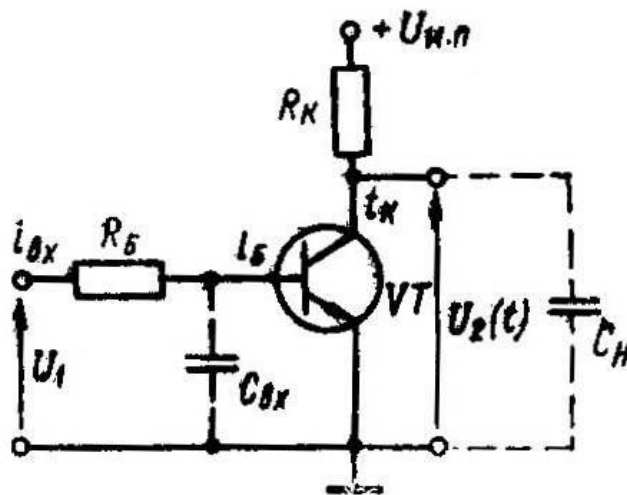
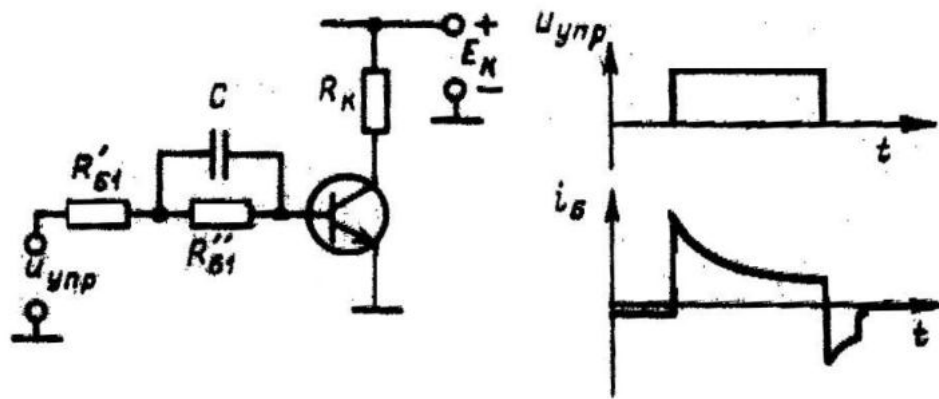
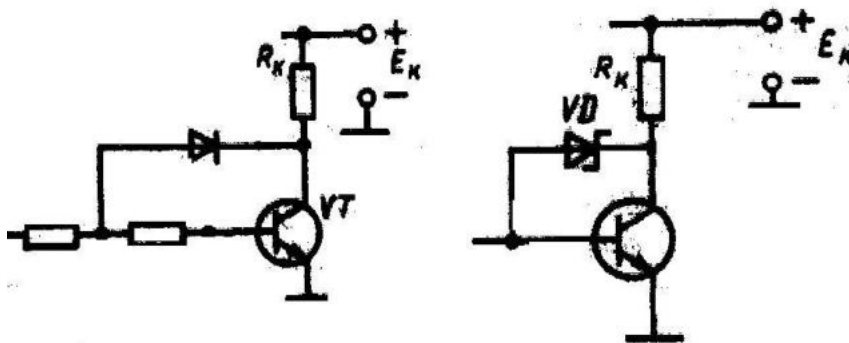


Рис. 2.19. Схема електронного ключа на біполярному транзисторі [13]

Переключення транзистора досить тривале в часі, тому існують схемотехнічні методи підвищення швидкодії ключа: форсуюча ланка (рис. 2.20а) та нелінійний зворотній зв'язок (рис. 2.20б).



а) Ключ з форсуючою ланкою



б) Ключ з нелінійним зворотнім зв'язком

Рис. 2.20. Схемотехнічні методи підвищення швидкодії [8]

Принцип роботи форсуючої ланки такий: при відпиранні транзистора струм бази визначається процесом заряду форсуючої ємності (швидкий перехід в режим насичення), в окритому стані струм бази визначається резистором, величина котрого вибирається таким чином, щоб забезпечити неглибоке насичення транзистора. Таким чином, зменшується час розсмоктування неосновних носіїв в базі.

При використанні нелінійного зворотного зв'язку використовується діод, включений між базою та колектором транзистора. Закритий діод не впливає на роботу схеми, коли ключ відкривається, діод стає зміщеним в прямому напрямку, а транзистор охоплений глибоким від'ємним зворотним зв'язком. Для зменшення часу виключення необхідно забезпечити малий час відновлення зворотного опору діода, для чого використовуються діоди с

бар'єром Шоткі. Монолітна структура діод Шоткі — біполярний транзистор називається транзистором Шоткі.

Ключі на біполярних транзисторах мають ряд недоліків, які обмежують їх використання:

- Обмежена швидкодія, викликана кінцевою швидкістю розсмоктування неосновних носіїв в базі;
- Значна потужність, яка споживається колами управління в статичному режимі;
- При паралельному включенні біполярних транзисторів необхідне використання вирівнюючих резисторів в колах емітерів, що приводить до зниженню ККД схеми;
- Термічна нестійкість, котра визначається ростом струму колектора при збільшенні температури транзистора.

Електронні ключі на польових транзисторах

В даний час проходить активне витіснення біполярних транзисторів із області ключових пристроїв. В значній мірі альтернативою служать польові транзистори. Польові транзистори не споживають статичну потужність в колі керування, в них відсутні неосновні носії, а, значить, не потрібний час на їх розсмоктування, на кінець, ріст температури приводить до зменшення струму стоку, що забезпечує підвищену термостійкість.

Із всього різноманіття польових транзисторів для побудови електронних ключів найбільш розповсюдженими є МОН-транзистори з індукованим каналом. Транзистори цього типу характеризуються пороговою напругою, при котрій виникає провідність каналу. В області малих напруг між стоком і витокм (відкритий транзистор) можна представити еквівалентним опором (на відміну від насиченого біполярного транзистора — джерела напруги). Довідкові дані на ключові транзистори цього типу включають параметр $R_{CBвідкр}$ — опір стік-витік у відкритому стані. Для низьковольтних транзисторів величина цього опору складає десятки–сотні Ом, що обумовлює малу потужність, яка розсіюється на транзисторі в статичному режимі. На

					<i>КБР.ЕС.9583012.001.ПЗ</i>	27
<i>Вим.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		

жаль, $R_{СВідкр}$ помітно зростає при зростанні максимально допустимої напруги стік-витік.[6]

Необхідно враховувати, що режим насичення для МОН-транзистора принципово відмінний від режиму насичення біполярного транзистора. Перехідні процеси в ключах на польових транзисторах обумовлені переносом носіїв через канал і перезарядженням міжелектродних ємностей та ємностей навантаження і монтажу. Оскільки електрони мають більш високу швидкодію, ніж дірки, то n-канальні транзистори мають кращу швидкодію в порівнянні з р-канальними.

В схемотехніці ключових пристроїв на польових транзисторах частіше за інших використовується схема із спільним витком, представлена на рис. 2.21а.

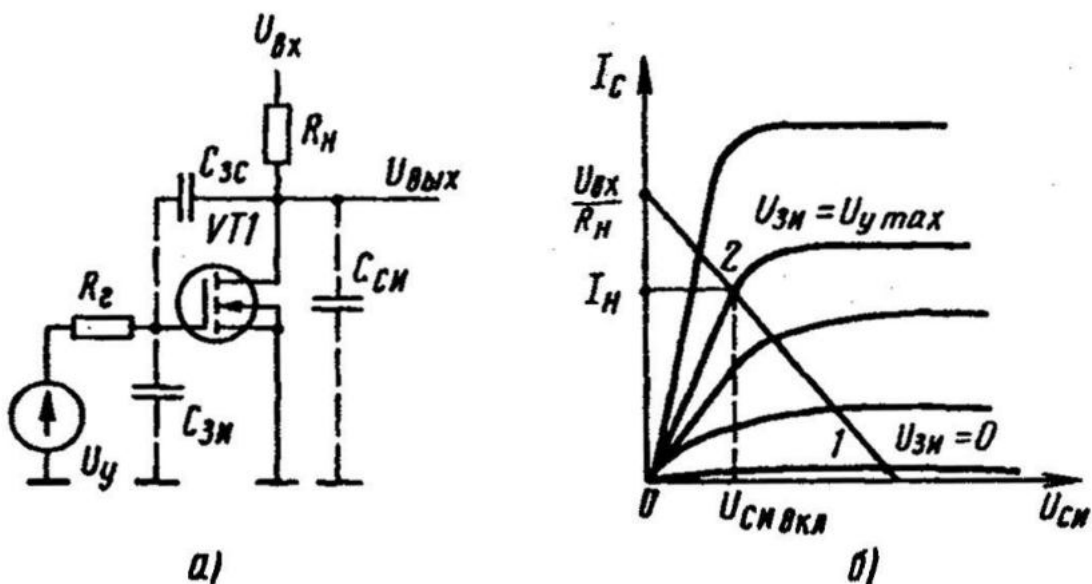


Рис. 2.21. Ключ на МОН транзисторі з індукованим затвором

Коли транзистор закритий, через нього протікає некерований (початковий) струм стоку. При відкритому транзисторі струм через транзистор має визначатися величиною опора навантаження та напругою живлення. Для надійного відпирання транзистора амплітуда управляючої напруги вибирається з умови:

$$U_{y max} > (1.2...1.5)(U_0 + I_H / S_0), \quad (2.1)$$

Вим.	Арк.	№ докум.	Підпис	Дата

де $I_H = \frac{E}{R_H + R_{CB}}$ — струм навантаження,

U_0 — порогова напруга,

S_0 — крутизна ВАХ.

В даний час випускається достатня номенклатура транзисторів, для керування якими достатня напруга ТТЛ - рівня.

Перехідні процеси в ключах на МОН транзисторах проходять, як показано на рис. 2.22.

На першому етапі проходить зарядження ємності $C_{зв}$ і перезарядження $C_{зв}$ до напруги на затворі, рівній пороговій. Транзистор при цьому залишається закритим. Тривалість цього етапу:

$$t_1 = R_i(C_{зс} + C_{зв}) \ln\left(\frac{U_y}{(U_{y\max} - U_0)}\right). \quad (2.2)$$

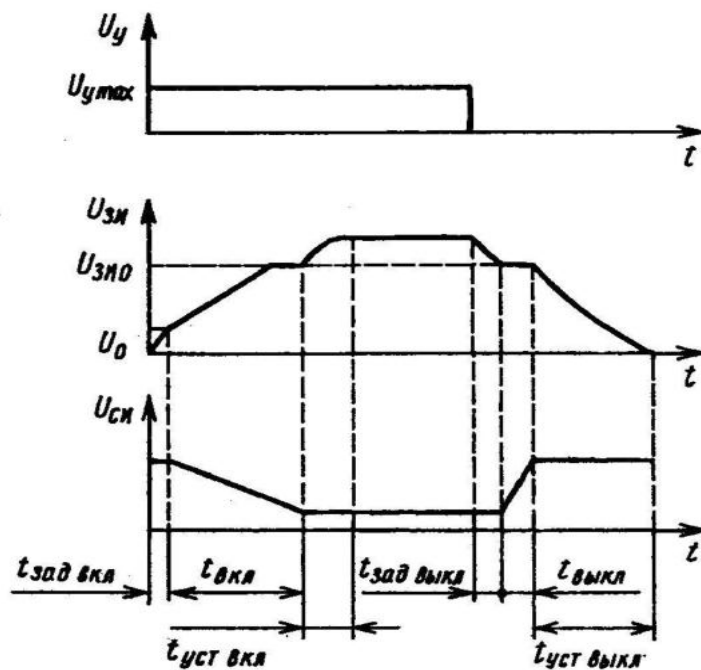


Рис. 2.22. Епюри напруги в ключі на ПТ

На другому етапі транзистор відпирається і переходить в активний підсилений режим. На цьому етапі перезарядження $C_{зс}$ сповільнюється за рахунок дії від'ємного зворотного зв'язку (ефект Міллера). Протягом 3-го етапу напруга на затворі залишається практично постійною. По закінченні перезарядження ємності $C_{зс}$ напруга на затворі зростає до величини $U_{y\max}$. Виключення проходить в зворотному порядку.

Для простоти розрахунку тривалості перехідних процесів в ключах на МОН-транзисторах використовують параметр — заряд включення $Q_{звкл}$. Наприклад, транзистор с $Q_{звкл} = 20$ нКл можна включити за 20 мкс струмом в 1 мА і за 20 нс струмом в 1 А. Вказаний параметр приводиться в довідниках і визначається виробником експериментальним шляхом.

Ключові МОН-транзистори характеризуються максимально допустимою швидкістю зміни напруги стік-витік (dv/dt). При перевищенні указаної величини можливо спонтанне відпирання транзистора з непередбаченими результатами. Існує дві причини, які обумовлюють це обмеження:

По-перше, передача напруги U_{CB} на затвор транзистора через ємнісний діляк $C_{зс}/C_{зв}$ під дією dU_{CB}/dt . Величину напруги на затворі, викликану зміною напруги U_{CB} при виключенні транзистора, можна оцінити за формулою:

$$U_{зв} = \frac{1}{1 + C_{зв}/C_{зс}} \frac{dU_{CB}}{dt} t_{вкл}. \quad (2.3)$$

Слід також мати на увазі, що величина U_0 знижується з ростом температури. По-друге, технологія виготовлення МОН-транзисторів приводить до формування паразитного біполярного транзистора (рис. 2.23). В результаті дії механізму, який вищеописаний, можливо спонтанне відпирання цього паразитного транзистора і перехід в режим пробою.

Для виключення цих ефектів слід точно виконувати рекомендації виробника і прямуватись до того, щоб джерело управляючого сигналу в колі затвора мало мінімальний внутрішній опір.

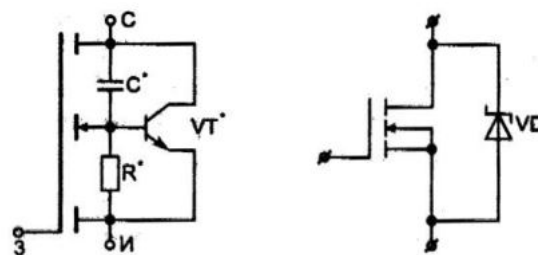


Рис. 2.23. Паразитні структури в МОН-транзисторі

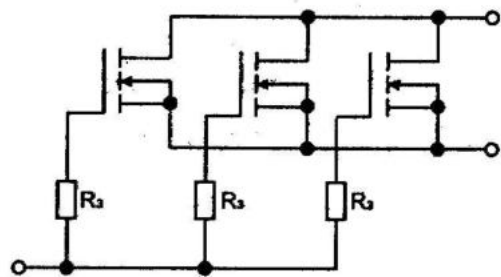


Рис.2.24. Схема паралельного включення ПТ

При необхідності збільшення комутуючої потужності можливе паралельне включення польових транзисторів (рис.2.24). При цьому необхідно використовувати транзистори з близькими значеннями порогових напруг і встановлювати в кола затвора опори, призначені для зменшення взаємного впливу транзисторів один на одного при виключенні («дзвін»).

впливу транзисторів один на одного при виключенні («дзвін»).

Транзисторні пристрої комутації

Для цього використовуються як приклад n-p-n транзистори BC108C і ZTX300 (рис. 2.25а), які мають максимальне значення струму колектора 100 і 500 мА з максимальним рівнем потужності в 300 і 500 мВт. Максимальна напруга між колектором і емітером рівна 20 В для BC108C і 25 В для ZTX300. Максимальна робоча частота — відповідно 300 і 150 МГц. При роботі на індуктивне навантаження, таке як реле чи електродвигун, слід використовувати захисні діоди; при роботі на активне навантаження їх використовувати необов'язково.

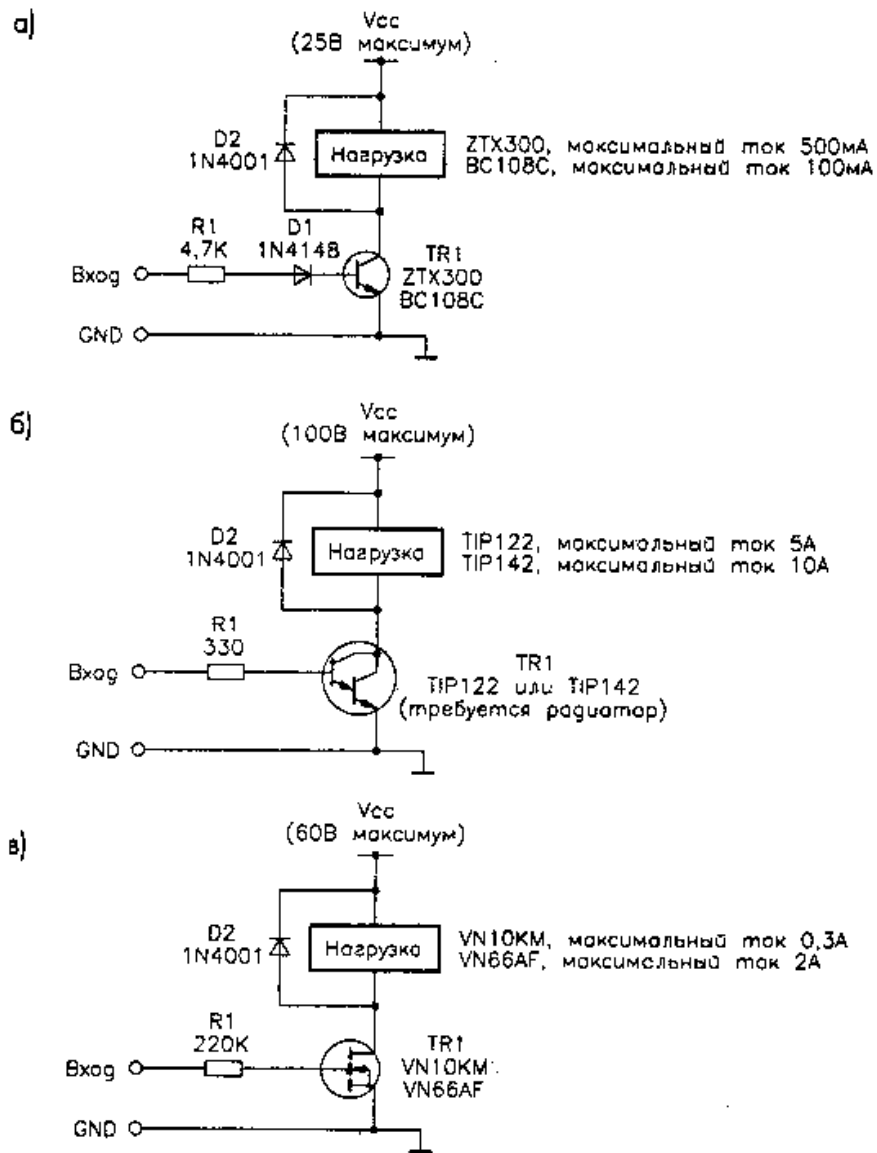


Рис. 2.25. Пристрої керування: а — на базі біполярного транзистора; б — на транзисторі Дарлінгтона; в — на польовому транзисторі [16]

Пристрої комутації на польових транзисторах

На рис. 2.25в зображена схема на базі польових транзисторів VN10KM або VN66AF. Для того, щоб МОП транзистор відкрився, на нього необхідно подати пряму напругу зміщення порядку 0,8 В. Пряме зміщення порядку 5 В істотно впливає на провідність. Оскільки вхідний опір пристрою на польовому транзисторі надто великий, з'єднати його напругу з вихідним портом комп'ютера неможливо. Таким приладом слід керувати через транзистор. VN10KM витримує максимальну напругу 60 В і струм 310 мА, VN66AF робить при максимальній напрузі 60 В і струмі 2 А. Час насичення — біля 15 нс.

Пристрої комутації на основі схеми Дарлінгтона

На рис. 2.256 зображена схема на базі потужного транзистора Дарлінгтона TIP122 або TIP142. TIP122 керує напругами до 100 В і струмами до 5 А. Максимальна потужність розсіювання — 65 Вт. Транзистори Дарлінгтона відкриваються при напрузі 1,2 В між базою і колектором і можуть підсилювати струм в 5000 разів. Значить, напруга на базі, котра перевищує 1,2 В, викличе режим насичення транзистора. База з'єднується з ТТЛ входом через резистор. TIP142 функціонує при колекторному струмі 10 А. Максимальна робоча частота цих транзисторів дорівнює 5 МГц. Для індуктивного навантаження мають використовуватись захисні діоди.

Ключі на польових МОН-транзисторах

Дуже часто польові транзистори, головним образом МОН-транзистори, використовуються в якості аналогових ключів. В силу своїх властивостей, таких, як малий опір в провідному стані, надто високий опір в стані відсікання, малі струми витоку і мала ємність, вони являються ідеальними ключами, управляючими напругами для аналогових сигналів. Ідеальний аналоговий ключ веде себе як механічний вимикач: пропускає сигнал до навантаження без ослаблення або нелінійних викривлень.

VT1 — це n-канальний МОН-транзистор з індукованим каналом, не провідний струм при заземленому затворі або при від'ємній напрузі затвора. В цьому стані опір сток - виток, як правило, більше 10000 МОм, і сигнал не проходить через ключ. Подача на затвор додатної управляючої напруги (більше $U_{пор}$) приводить канал стік-витік в провідний стан з типовим опором від 25 до 100 Ом ($R_{вкл}$) для транзисторів, призначеннях для використання в якості аналогових ключів. Схема не критична до значення рівня сигналу на затворі, оскільки він суттєво більш додатний, ніж це необхідно для підтримання малого $R_{вкл}$, а тому його можна задавати від логічних схем; можна використовувати вихід ТТЛ для отримання рівнів, які відповідають повному діапазону живлення, за допомогою зовнішнього транзистора, або навіть операційного підсилювача (ОП). Зворотне зміщення затвора при

					<i>КБР.ЕС.9583012.001.ПЗ</i>	33
Вим.	Арк.	№ докум.	Підпис	Дата		

від'ємних значеннях на виході ОП буде давати додаткову перевагу — можливість переключати сигнали будь-якої полярності. Відмітимо, що аналоговий ключ такого типу — двонаправлений пристрій, тобто він може пропускати сигнал в обидві сторони.

Приведена схема буде працювати при додатні сигналах, які не перевищують ($U_{КЕР} — U_{ПОР}$); при більш високому рівні сигналу напруга на затворі буде недостатньою, щоб утримувати транзистор в стані провідності ($R_{ВКЛ}$ починає зростати); від'ємні сигнали викличуть включення при заземленому затворі (при цьому появиться пряме зміщення переходу канал-підкладка). Якщо потрібно переключати сигнали обох полярностей, то можна використати таку же схему, але із затвором, який управляє двополярною напругою, при цьому підкладка має бути з'єднана до від'ємної напруги.

Для любого ключа на польовому транзисторі важливо забезпечити опір навантаження в діапазоні від 10 до 100 кОм, щоб запобігти ємнісне проходження вхідного сигналу в стан «ВИКЛ», котре мало би місто при більшому опорі. Значення опорю навантаження вибирається компромісним. Малий опір зменшить ємнісний витік, але викличе ослаблення вихідного сигналу із-за діляника напруги, утвореного опором провідного транзистора $R_{ВКЛ}$ і опором навантаження. А так як $R_{ВКЛ}$ міняться із зміною вхідного сигналу, то це ослаблення приведе до декотрої небажаної нелінійності. Надто низький опір навантаження проявляться також і на вході ключа, навантажуючи вхідний сигнал. Привабливою альтернативою являться також використання ще одного ключа, який закорочує вихід на землю, якщо транзистор, включаючи сигнал, знаходиться в стані «ВИКЛ»: таким образом, формується однополюсний ключ на два напрямки.[7]

Часто необхідно переключати сигнали, порівнянні по величині з напругою живлення. В цьому випадку описана вище проста схема працювати не буде, оскільки при піковому значенні сигналу затвор не буде мати достатнє зміщення. Задача переключення таких сигналів розв'язується застосуванням перемикачів на комплементарних МОН-транзисторах (КМОН) (рис. 2.26).

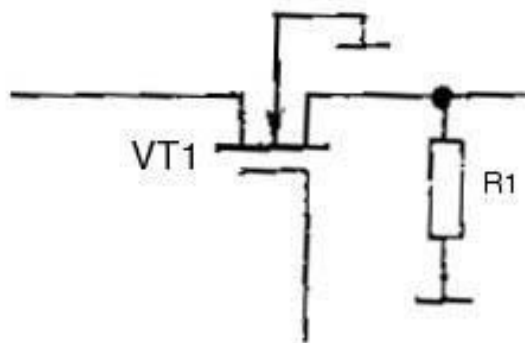


Рис. 2.26. Аналоговий ключ на МОН транзисторі [12]

При високому рівні управляючого сигналу VT1 пропускає сигнали з рівнями від землі до E_{II} без декількох вольт. VT2 пропускає сигнал з рівнями от E_{II} до значення на декілька вольт вище рівня землі. Таким чином, всі сигнали в діапазоні от землі до E_{II} проходять через схему, яка має малий опір. Переключення управляючого сигналу на рівень землі запирає обидва транзистора, розмикаючи, таким чином, коло. В результаті отримується аналоговий перемикач для сигналів в діапазоні від землі до E_{II} . Це основа схеми КМОН «передаючого вентиля» 4066 (К561КТ3). Як і описанні раніше ключі, ця схема працює в двох напрямках — будь-який її термінал може служити вхідним.

Польові транзистори з управляючим р-п переходом (рис. 2.27) можна використовувати і як аналогові ключі, але потрібна обережність по відношенні до сигналу на затворі, для того, щоб не виник струм затвора.

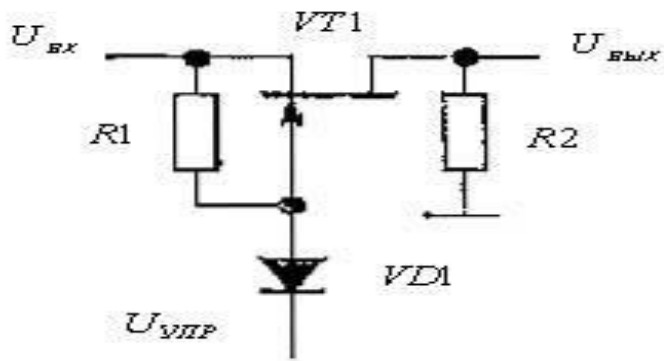


Рис. 2.27. Ключ на транзисторі з керуючим р-
n-переходом [12]

Напруга затвору має бути суттєво нижче потенціалу землі для утримання ПТ в стані відсікання. Це значить, що якщо напруга сигналу становиться від'ємною, то напруга затвору має утримуватись, по крайній мірі, на $U_{вдс}$ нижче найменшого мінімуму сигналу. Для приведення транзистора в стан провідності управляючий сигнал має стати більше максимального додаткового значення вхідного сигналу. Коли ключ замкнутий, діод має обернене зміщення і затвор зв'язаний з витоком через резистор R_1 опором 1 МОм, тобто знаходиться під потенціалом витоку.

Можна побудувати схему аналогового ключа на транзисторі з управляючим р-n-переходом, якщо застосовувати ОП, оскільки можна зв'язати витік транзистора з потенціальною землею в сумуючій точці інвертованого підсилювача (рис. 2.28).

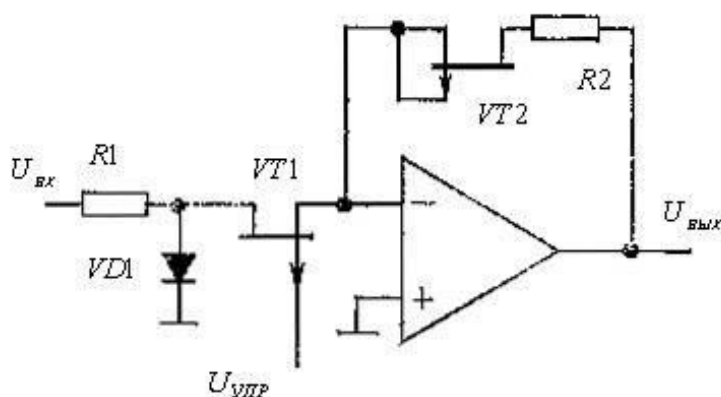


Рис.2.28. Прецезійний аналоговий ключ [12]

Вим.	Арк.	№ докум.	Підпис	Дата

Тоді для відпирання транзистора потрібно просто подати потенціал землі на затвор. Цей спосіб дає додаткову перевагу, котра полягає в точній компенсації помилок, виникаючих через кінцеве значення $R_{вкл}$ і його нелінійність.

Схема має дві особливості:

а) коли VT1 включений (затвор заземлений), вся схема представляє собою інвертор з однаковим повним опором в колах входу і зворотного зв'язку. Це компенсує всі ефекти, зв'язані із скінченністю та нелінійністю опору, включеного стану, якщо транзистори узгоджені по параметру $R_{вкл}$.

б) завдяки малої напруги відсікання схема буде працювати при управляючому сигналі від 0 В до +5 В, що є вдалим для роботи с ТТЛ. Включення в інвертованій схемі з приєднанням витоку VT1 до потенціальної землі (сумуюча точка) спрощує роботу схеми, оскільки немає коливань сигналу на витоку VT1 у включеному стані; діод перешкоджає включенню ПТ при додатних сигналах і закритому VT1 і не робить ніякої дії при замкнутому ключі.

Цей же метод компенсації застосовується і для ключів на МОН-транзисторах.

Вітчизняна та зарубіжна промисловість випускають широку номенклатуру мікросхем, призначеннях для комутації аналогових сигналів. Вітчизняна промисловість випускає аналогові ключі серії 596 та серії 561, із зарубіжних відомі ключі фірми Analog Devices (ADG), значна кількість комутаторів аудіо- і відеосигналів фірм Philips, Sanyo та ін.

					<i>КБР.ЕС.9583012.001.ПЗ</i>	37
<i>Вим.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		

Пристрої комутації на МОН транзисторах із захистом

Потужні пристрої керування на базі МОН транзисторів із захистом, іноді їх називають твердотільними реле, грають роль перемикачів в силових ланцюгах цифрових систем керування. Вхідне керування сумісне з п'ятивольтовими логічними рівнями. В цих елементах використовується вбудована схема термоконтролю, яка захищає їх від перегріву, короткого замикання і великих величин струму. Вона перекриває вихід при температурі 140°C , а коли температура падає до 125°C , термозахист вимикається. Такі пристрої, як правило, мають інформаційний вихід, який низьким рівнем сигналізує про спрацювання вбудованих ланцюгів захисту.

Транзистор BTS410 (рис. 2.28) здатен керувати напругами в діапазоні 4,9—40 В, поріг спрацювання захисту від перенапруги порядку 42—52 В. Максимальна робоча температура рівна 150°C . В залежності від температури рівень перевищених значень струму коливається в межах 3,1—21 А. Цей пристрій має низький опір увімкнутому стані на всьому діапазоні температур. Час включення та виключення складає 60 і 50 мкс відповідно. Вхідна напруга включення змінюється від 2 до 5 В, виключення — від до 0,8 В. Вхідний струм дорівнює 25 мкА при вхідній напрузі 3,5 В.

Ще два приклади таких пристроїв — VN05N і VN20N. Їх виходи, і типова схема включення, показані на рис. 2.29. VN05N розрахований на вихідний струм 12 А, а VN20N — на 28 А.

					<i>КБР.ЕС.9583012.001.ПЗ</i>	38
<i>Вим.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		

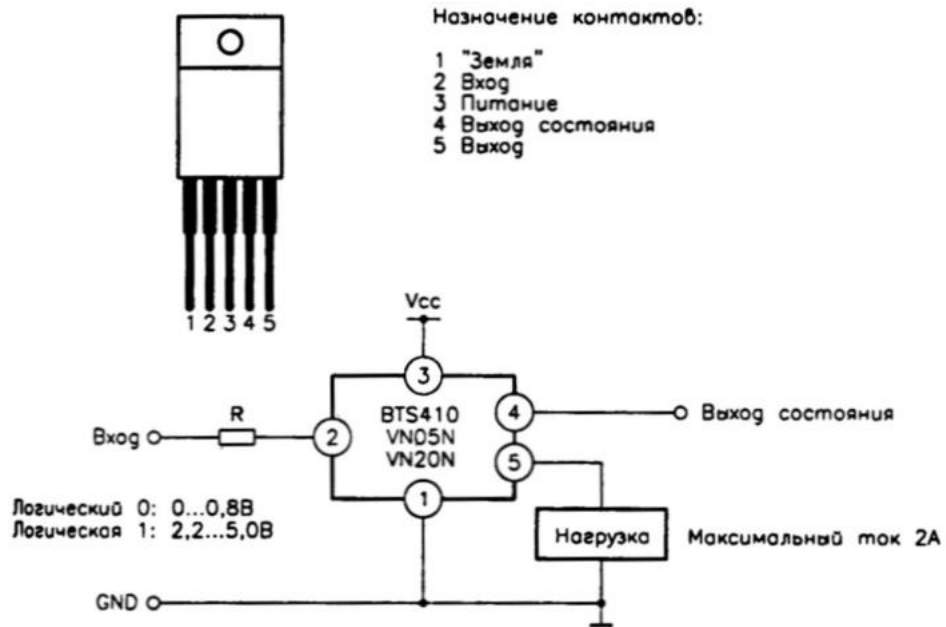


Рис. 2.29. Пристрій керування на МОН транзисторі із захистом [12]

Діодні електронні ключі

В діодних ключах використовується залежність опору діода від величини та знаку прикладеної напруги.

Відомо, що струм діода визначається виразом:

$$I = I_0 (\exp(u / (m\varphi_T)) - 1), \quad (2.5)$$

де φ_T — температурний потенціал (26 мВ при 298 К),

m — коефіцієнт, який враховує вплив поверхових струмів відсікання германієвих, і генерації - рекомбінації в р-п-переходах кремнієвих діодів (m^{Ge} — 1.2...1.5, m^{Si} — 1.2...2).

Тепловий струм діода практично не залежить від прикладеної до діода напруги і визначається електрофізичними властивостями напівпровідника і температурою його нагрівання:

$$I_0 = I_{00} \exp(-U_K / \varphi_T), \quad (2.5)$$

де I_{00} — константа, котра визначається матеріалом напівпровідника і концентраціями сумішей,

U_K — контактна різниця потенціалів.

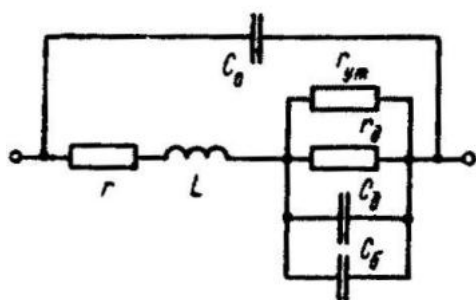
З врахуванням активного опору r і n областей активний опір діода дорівнює:

$$r_{np} = \frac{du}{dI} = m\varphi_T / (I_0 + I) + r. \quad (2.6)$$

При достатньо великих напругах $r_0 \approx r$ (одиниці-десятки Ом), при зворотно зміщеному переході:

$$r_{np} \approx m\varphi_T / (I_0 + I) \text{ (десятки-сотні кОм)} \quad (2.7).$$

Еквівалентна схема діода представлена на рис. 2.30. Інерційність ключа визначається процесами накопичення неосновних носіїв в області р-п-переходу, ємністю р-п-переходу, ємністю між выводами і індуктивністю выводів. Основним довідковим параметром, визначаючим швидкодію діода, є час відновлення зворотного опору.



r_{ym} — опір відсікання;

C_0 — ємність між выводами діода;

L — індуктивність выводів;

C_d — дифузійна ємність р-п-переходу при прямому зміщенні;

C_B — бар'єрна ємність р-п-переходу при зворотному зміщенні

Рис. 2.30. Еквівалентна схема діода [9]

На основі діодних ключів можна побудувати різні логічні елементи (рис.2.31).

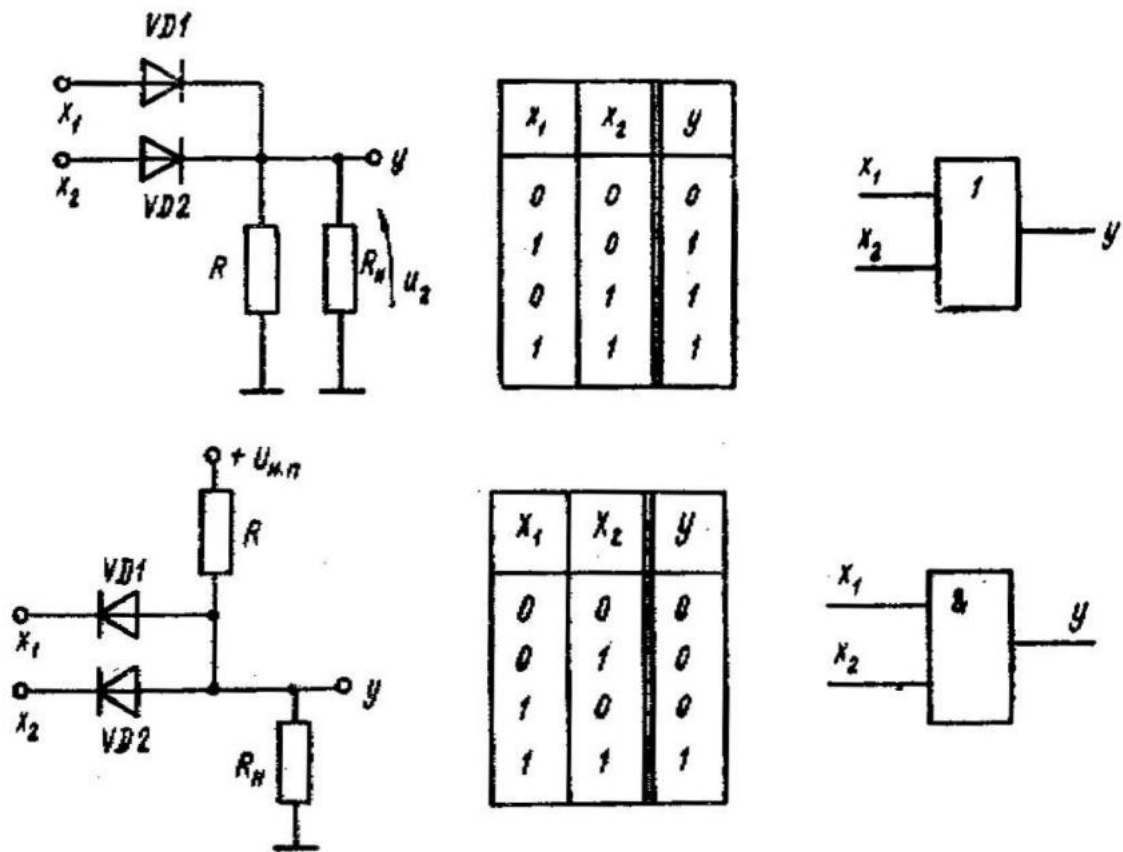


Рис. 2.31. Приклад логічних схем на основі діодних ключів [9]

Електронні ключі на основі діодів являються пасивними структурами, що приводить до послаблення сигналу при проходженні таких ключів, що особливо помітно при побудові багатоступневих структур.

Інерційність діодних ключів обумовлена накопиченням неосновних носіїв в області р-п-переходу, ємністю р-п-переходу, ємністю і індуктивністю виводів. Крім перерахованих параметрів мають значення також індуктивність і ємність навантаження, а також монтажні ємності. В довідниках на дискретні діоди частіше всього вказується час зворотного відновлення (відновлення зворотного опору), обумовлене дифузійним рухом неосновних носіїв. Для зменшення цього часу можуть використовуватись створення пасток, сприяючих рекомбінації неосновних носіїв або створення неоднорідної концентрації домішок (діоди з накопиченням заряду).

Діодні ключі частіше всього використовуються в якості допоміжних вузлів в цифровій та аналоговій техніці.

Цифрові ключі на IGBT транзисторах

Переваги, забезпечені роботою активних елементів в ключовому режимі, перш за все економічність, привели до широкого розповсюдження потужних ключових пристроїв. Широко відомі імпульсні джерела живлення, ключові стабілізатори та регулятори, генератори, які працюють в ключовому режимі, а також широкий спектр пристроїв, які використовують різні види імпульсної модуляції: ШІМ, АІМ і т.п. При проектуванні таких пристроїв необхідно враховувати декотрі специфічні особливості їх роботи.

Рівень сучасного розвитку вітчизняної та зарубіжної елементної бази ставить перед розробником питання вибору підходящого активного елемента. Сучасний інженер може вибрати із трьох основних видів транзисторів: біполярні, польові і так звані IGBT-транзистори (Insulated Gate Bipolar Transistor), які представляють собою комбінацію двох попередніх типів: по входу такий транзистор веде себе як польовий, а по виходу — як біполярний. У вітчизняній літературі ці прилади іменуються біполярними транзисторами з ізольованим затвором (БТІЗ). Типові представники цього сімейства можуть комутувати струми в десятки ампер при напругах порядку кВ. Біполярні транзистори працюють при напругах до 1,5 кВ і комутують струми в декілька десятків ампер, польові транзистори працюють при більш низьких значеннях напруги (як правило, менше 1000 В) і комутують струми до сотень ампер.

Еквівалентна схема IGBT-транзистора представлена на рис. 2.32.

Цікаво, що колектору IGBT відповідає емітер еквівалентного біполярного транзистора, а емітеру — навпаки, колектор. В порівнянні з польовим транзистором, IGBT має дві переваги (найбільш актуальних для створення потужних ключових пристроїв). По-перше, еквівалентна крутизна IGBT значно перевищує крутизну польового транзистора, по-друге, в порівнянні з ПТ, силове коло IGBT має значно менший опір у відкритому стані. В плані швидкодії IGBT краще, ніж біполярні транзистори, але уступають польовим.

					<i>КБР.ЕС.9583012.001.ПЗ</i>	42
<i>Вим.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		

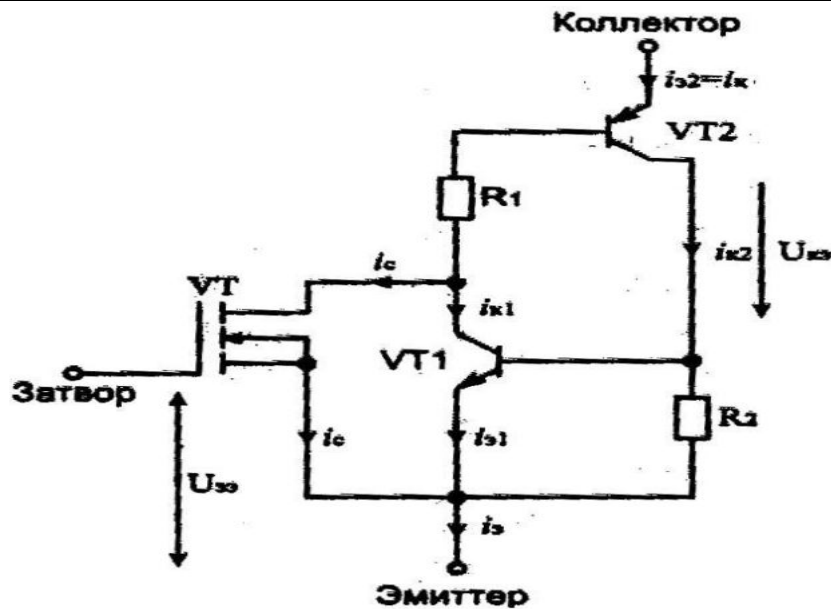


Рис. 2.32. Еквівалентна схема IGBT транзистора [8]

- W – (warp speed) 75...150 кГц;
- U – (ultra fast speed) 10...75 кГц;
- F – (fast speed) 3...10 кГц;
- S – (standard speed) 1...3 кГц

Використання IGBT має свої особливості, хоч основні процеси визначаються розглянутими вище факторами, характерними для біполярних і польових транзисторів. В частості, актуальна вимога по $dU_{кэ} / dt$, порушення котрого може привести до так званого «защипування», (втрата можливості запирання) аналогічному процесу відпирання тиристора. Для IGBT важливе обмеження зворотної напруги колектор-емітер (типове значення 15-20 В).

В довідниках на IGBT вказуються параметри заряду затвора ($Q_{зЕ}$, Q_3 , $Q_{зК}$), за допомогою яких можна оцінити параметри схеми управління, однак, на їх основі не вдається передбачити час переключення транзистора, оскільки на нього впливають ще і процеси розсмоктування неосновних носіїв в базі. Для оцінки часу переключення важливі параметри: час спаду/наростання, час затримки виключення. IGBT, аналогічно польовим транзисторам, можна включати паралельно для збільшення комутуючої потужності.

Загальні відомості про LPT порт

Паралельні інтерфейси характеризуються тим, що в них для передачі біт в слові використовуються окремі сигнальні лінії, і біти передаються одночасно. Паралельні інтерфейси використовують логічні рівні TTL (транзистор-транзисторної логіки), що обмежує довжину кабелю через невелику завадозахищеність TTL - інтерфейсу. Гальванічна розв'язка відсутня. Паралельні інтерфейси використовують для підключення принтерів. Передача даних може бути як однонапрявлена (Centronics), так і двоспрямована (Bitronics).

Для підключення принтера по інтерфейсу Centronics в РС було введено порт паралельного інтерфейсу — так виникла назва LPT-порт (Line PrinTer – порядковий принтер). Однак згодом паралельний інтерфейс став використовуватися для підключення інших периферійних пристроїв – сканерів, дисководів типу Zip і ряду інших пристроїв. Базовий різновид порту дозволяє передавати дані тільки в одному напрямку, однак пізніше був розроблений ряд стандартів двоспрямованої передачі даних.

Інтерфейс Centronics

Поняття Centronics відноситься як до набору сигналів і протоколу обміну, так і розмиканню, встановленому в принтерах. Сучасні принтери сумісні з інтерфейсом Centronics. Призначення сигналів приведено в таблиці 2.1, а часові діаграми обміну з принтером – на рис. 2.33.

Таблиця 2.1.

Сигнали інтерфейсу Centronics

Сигнал	I/O*	Конт.	Призначення
Strobe#	I	1	Строб даних. Дані фіксуються по низькому рівню
DO ...	I	2-9	Лінії даних. DO – молодший біт.
Ack#	O	10	Acknowledge імпульс – підтвердження прийому байта (запит на прийом наступного). Може використовуватися для формування переривання
Busy	O	11	Зайнятий. Прийом даних можливий тільки при низькому рівні сигналу

					<i>КБР.ЕС.9583012.001.ПЗ</i>	44
Вим.	Арк.	№ докум.	Підпис	Дата		

PaperEnd	O	12	Високий рівень сигналізує про кінець папери
Select	O	13	Сигналізує про включення принтера (звичайно в принтері з'єднаний з +5 В через резистор)
Auto	O	14	Автоматичний перенос на інший рядок.
Error#	O	32	Помилка (OFF-Line, немає папера, немає тонера, внутрішня помилка принтера)
Init#	O	31	Ініціалізація (перехід до початку рядка, скидання всіх параметрів на значення за замовчуванням)
Select In#	O	36	Вибір принтера („0”). При „1” принтер не сприймає інші сигнали інтерфейсу
GND	-	19-	Загальний провід інтерфейса

Сигнал Auto LF# практично не застосовується, але його неправильне значення приводить до того, що принтер або робить пропуски рядків, або друкує рядки поверх один одного, або дублює рядки в два проходи.[1, 2, 3]

Передача починається з перевірки джерелом сигналу "Error". Якщо він установлений, то обмін не відбувається. Потім перевіряється стан сигналу "Busy". Якщо він дорівнює „0”, то джерело приступає до передачі байту даних. Для передачі байта джерело виставляє на лінії DO-D7 байт даних і видає сигнал Strobe. Приймач по сигналу Strobe# (тут і далі по тексту значок "#” після назви сигналу є ознакою того, що сигнал має низький активний рівень) читає дані із шини даних і виставляє сигнал Busy на час його обробки. По закінченні обробки приймач видає сигнал ACK# і знімає сигнал Busy.

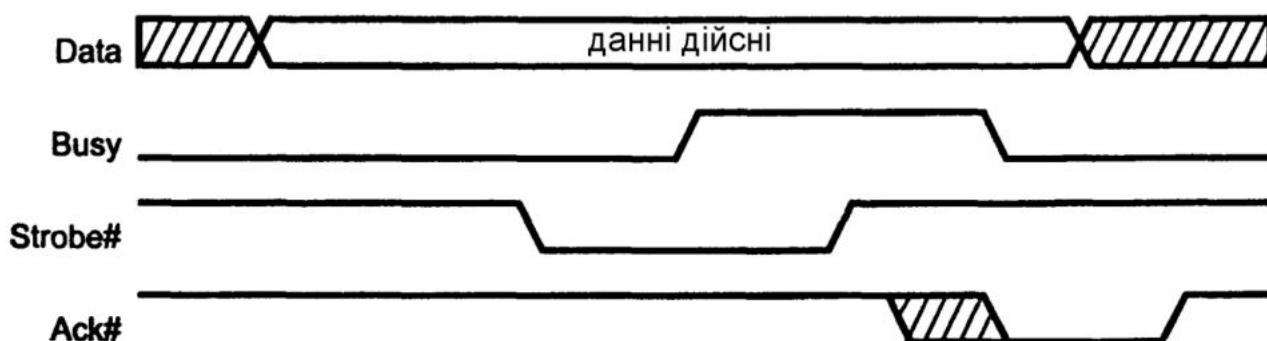


Рис. 2.33. Передача даних по протоколу Centronics

Якщо протягом тривалого часу (6-12 сек) джерело не одержує ACK#, то він приймає рішення про помилку "тайм-аут" (time-out) пристрою, Якщо після

прийому байта приймач не готовий приймати дані, то він не знімає сигнал Busy. При програмній реалізації обміну по зазначеному протоколі бажано обмежити час чекання зняття Busy (звичайно 30 – 45 сек), інакше можливе зависання програми.

Порт SPP (Standard Parallel Port — Стандартний Паралельний Порт) є односпрямованим, на його базі програмне реалізується протокол обміну Centronics. Порт забезпечує апаратне переривання по імпульсу АСК# на вході. Сигнали порту виводяться на стандартне з'єднання DB-25S (розетка), що розміщена безпосередньо на платі чи адаптера з'єднується з ним плоским шлейфом (у випадку, якщо адаптер Інтегрований з материнською платою). Назви і призначення сигналів з'єднання порту відповідають назвам сигналів інтерфейсу Centronics (таблиця 2.2).

* I/O – напрямок передачі: I - вхід; O - вихід; O(I) – вихід, стан якого може бути зчитаний при зчитуванні з портів виводу; O/I – вихідні лінії, стан яких читається при читанні з відповідних регістрів порту.

** Символом „\” відмічені інвертовані сигнали (1 в регістрі відповідає низькому рівню лінії).

*** Вхід АСК# з'єднаний з живленням +5 В через резистор 10 кОм. Це зроблено для виключення помилкових переривань, тому що переривання генерується по негативному перепаді сигналу на вході АСК#.

Таблиця 2.2.

Розмикання та шлейф стандартного LPT порту

Контакт DB-25S	Номер проводу в кабелі	Призначення		
		I/O*	Reg. Bit**	Сигнал
1	1	O/I	CR.0\	Strobe#
2	3	O(I)	DR.0	Data 0
3	5	O(I)	DR.1	Data 1
4	7	O(I)	DR.2	Data 2
5	9	O(I)	DR.3	Data 3
6	11	O(I)	DR.4	Data 4
7	13	O(I)	DR.5	Data 5
8	15	O(I)	DR.6	Data 6
9	17	O(I)	DR.7	Data 7

10	19	I***	SR.6	Ack#
11	21	I	SR.7\	Busy
12	23	I	SR.5	PaperEnd
13	25	I	SR.4	Select
14	2	O/I	CR.1\	Auto LF#
15	4	I	SR.3	Error#
16	6	O/I	CR.2	Init#
17	8	O/I	CR.3\	Select In#
18-25	10, 12, 14, 16, 18, 20, 22, 24, 26	–	–	–

Як недоліки стандартного LPT порту (SPP) слід зазначити невисоку швидкість передачі даних (100–150 КБ/сек), завантаження процесора при передачі даних, неможливість двоспрямованого побайтного обміну.

Звичайний LPT-порт

Адаптер паралельного інтерфейсу представляє собою набір регістрів, розташованих в просторі вводу/виводу. Регістри порту адресуються відносно базового адреса порту, стандартними значеннями якого є 3BCh, 378h, 278. Порт може використовувати лінію запиту апаратного переривання, звичайно IRQ7 або IRQ5. Порт містить зовнішню 8-бітну шину даних, 5-бітну шину сигналів стану та 4-бітну шину керуючих сигналів.

BIOS підтримує до чотирьох LPT-портів (LPT1 – LPT4) своїм сервісом — перериванням INT 17h. Цим сервісом BIOS виводить символ, ініціалізацію інтерфейсу і принтера, а також запит стану принтера.

Стандартний порт містить три 8-бітних регістра, розташованих по сусіднім адресам в просторі вводу/виводу, починаючи з базового адресу порту (BASE).

Data Register (DR) — регістр даних, адрес BASE. Дані, записані в цей порт, виводяться на вихідні лінії інтерфейсу. Дані, зчитані із регістра, в залежності від схемотехніки адаптера відповідають або раніше записаним даним, або сигналам на тих же лініях, що не завжди те саме. Якщо в порт записати байт з одиницями у всіх розрядах, а на вихідні лінії інтерфейсу через

мікросхеми з виходом типу „відкритий колектор” подати код, то цей код може бути зчитаний із того ж регістра даних. Таким чином на багатьох старих моделях адаптерів можливо реалізувати порт вводу дискретних сигналів. Сучасні адаптори часто містять у вихідному колі узгоджуючий резистор з опором 50Ом. Вихідний струм короткого замикання виходу на землю не перевищує 30мА. У випадку короткого замикання контакту рознімання на землю при виводі „1” на резисторі падіння напруги складає 1,5 В, що вхідною схемою приймача буде сприйнято як „1”. Такий метод вводу не буде працювати на всіх комп’ютерах.

Status Register (SR) — регістр стану – 5-бітний порт вводу сигналів стану принтера (біти SR.4 – SR.7), адреса = BASE+1. Біт SR.7 інвертується – низькому рівню сигналу відповідає одиничне значення біта в регістрі, і навпаки.

Control Register (CR) — регістр керування, адрес = BASE+2 – 4-бітний порт виводу дозволяє запис і зчитування (біти 0-3), але його вихідний буфер звичайно має тип „відкритий колектор”. Це дозволяє коректно використовувати лінії даного регістра як вхідні при програмуванні їх у високій рівень. Біти 0, 1, 3 інвертуються.

Запит апаратного переривання (IRQ7 або IRQ5) відбувається по від’ємному перепаду сигналу на виводі 10 роз’єму інтерфейсу (Ack#) при CR.4=1. Для запобігання випадкових переривань контакт 10 з’єднаний резистором з шиною +5 В.

Процедура виводу байта по інтерфейсу Centronics включає наступні кроки (в дужках наведено потрібна кількість шинних операцій процесора):

- Вивід байта в регістр даних (1 цикл IOWR#).
- Ввід із регістра стану і перевірка готовності пристрою (біт SR.7 – сигнал Busy). Цей крок зациклюється до отримання готовності або до спрацювання програмного тайм-ауту (мінімум 1 цикл IORD#).
- При отриманні готовності виводом в регістр керування встановлюється строб даних, а наступним виводом строб знімається (2

цикла IOWR#). Для переключення тільки одного біту (строб), регістр керування попередньо зчитується, що додає ще один цикл IORD#.

Як видно, для виводу одного байту потрібно 4-5 операцій вводу/виводу з регістрами порту. Наслідок – невисока швидкість обміну при значному навантаженні процесора. Інший недолік – функціональний – складність використання в якості порту вводу.

Стандартний порт асиметричний — при наявності 12 ліній (вивід), на ввід працюють тільки 5 ліній стану. Якщо необхідна симетрична двонаправлений зв'язок, на всіх стандартних портах включається режим напівбайтного обміну – Nibble Mode. При такому режимі, називаним також Hewlett Packard Bitronics, одночасно передаються 4 біта даних, п'ята лінія використовується для квітування. Таким чином, кожен байт передається за два цикли, а кожен цикл потребує мінімум 5 операцій вводу/виводу.

Стандарт IEEE 1284

Стандарт на паралельний інтерфейс IEEE 1284, прийнятий у 1994 році, визначає терміни SPP, EPP і ECP. Стандарт визначає 5 режимів обміну даними, метод узгодження режиму, фізичний і електричний інтерфейси. Згідно IEEE I284, можливі наступні режими обміну даними через паралельний порт:

- Режим сумісності (Compatibility Mode) – односпрямований (вивід) по протоколу Centronics. Цей режим відповідає стандартному (традиційному) порту SPP
- Напівбайтний режим (Nibble Mode) – відведення байту в два цикли (по 4 біти), використовуючи для прийому лінії стану. Цей режим обміну може використовуватися на будь-яких адаптерах.
- Байтовий режим (Byte Mode) – відведення байту цілком, використовуючи для прийому лінії даних. Цей режим працює тільки на портах, що допускають читання вихідних даних (Bi-Directional або PS/2 Type 1).

					<i>КБР.ЕС.9583012.001.ПЗ</i>	49
<i>Вим.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		

- Режим EPP (EPP Mode) (Enhanced Parallel Port) – двонаправлений обмін даними, при якому керуючі сигнали інтерфейсу генеруються апаратно під час циклу звертання до порту (читання записи в порт). Ефективний при роботі з пристроями зовнішньої пам'яті, адаптерами локальних мереж.

- Режим ECP (ECP Mode) (Extended Capability Port) – двонапрямлений обмін з можливістю апаратного стиску даних по методу RLE (Run Length Encoding), використання FIFO-буферів і DMA. Керуючі сигнали інтерфейсу генеруються апаратно. Ефективний для принтерів і сканерів.

У сучасних АТ-машинах з LPT-портом на системній платі режим порту – SPP, EPP, ECP чи їхня комбінація задається в BIOS Setup. Режим Compatibility Mode цілком відповідає стандартному порту SPP і часто встановлений за замовчуванням. Всі інші режими розширюють функціональні можливості інтерфейсу і підвищують його продуктивність. Крім того, стандарт регламентує спосіб узгодження режиму, доступного як ПК, так і периферійному пристрою.

Фізичний і електричний інтерфейси

Стандарт IEEE 1284 визначає фізичні характеристики приймачів і передавачів сигналів. IEEE 1284 передбачає два рівні інтерфейсної сумісності. Перший рівень (Level 1) – для пристроїв, що не вимагають високих швидкостей обміну, але використовують можливість зміни напрямку передачі даних. Другий рівень (Level II) – пристрої, що працюють у розширених режимах, з високими швидкостями і довгими кабелями.

Вимоги до передавачів приведені в таблиці 2.3, для приймачів — у таблиці 2.4.

					<i>КБР.ЕС.9583012.001.ПЗ</i>	50
<i>Вим.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		

Таблиця 2.3.

Вимоги стандарту IEEE 1284 до передавачів

Вимога	Значення
Діапазон рівнів сигналів без навантаження	-0,5...+5,5 В
Рівні сигналів при струмі навантаження 14мА для „1” не менше	+2.5 В
Рівні сигналів при струмі навантаження 14мА для „1” не більше	+0.4 В
Вихідний імпеданс	50±5 Ом
Швидкість наростання/спаду імпульсу (в	0,05...0,4 В/нс

Таблиця 2.4.

Вимоги стандарту IEEE 1284 до приймачів

Вимога	Значення
Припустимі пікові значення сигналів	-2,0...+7,0 В
Поріг спрацьовування „1”, не вище	2,0 В
Поріг спрацьовування „0”, не нижче	0,8 В
Гістерезис приймача (тригер Шмітта) (межі)	0,2...1,2 В
Вхідний струм (сток і виток), не більш	20 мкА
Вхідна ємність, не більше	50 пФ

Стандарт IEEE 1284 визначає три типи використовуваних роз'ємів: А (DB-25), В (Centronics-36), С (36-контактний роз'єм).

Інтерфейсні кабелі можуть мати від 18 до 25 провідників (в залежності від числа провідників GND), Не пред'являється конкретних вимог до екранування й Інших параметрів, однак, такі кабелі можуть працювати тільки на низьких швидкостях при довжині не більш 2 метрів. Стандарт IEEE 1284 для кабелів:

- Усі сигнальні провідники повинні бути перевиті з окремими зворотними (загальними) проводами.
- Кожна пара повинна мати імпеданс 62+6 Ом у діапазоні частот 4-16МГц.
- Рівень перехресних перешкод не повинний перевищувати 10%

- Кабель повинний мати екран, що покриває не менш 85% зовнішньої поверхні. На кінцях кабелю екран повинний бути кільцевий та з'єднаний з контактом рознімання.

Кабелі, що задовольняють цим вимогам, маркуються як „IEEE Std 1284-1994 Compliant”. Вони можуть мати довжину до 10 метрів.

					<i>КБР.ЕС.9583012.001.ПЗ</i>	
<i>Вим.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		52

3. Проектно конструкторський розділ

3.1. Синтез та аналіз структурної схеми

Виходячи з поставлених технічних умов розробимо структурну схему, на підставі якої можна буде вести послідуєче проектування пристрою.

Загальна структурна схема приведена на рис. 3.1.

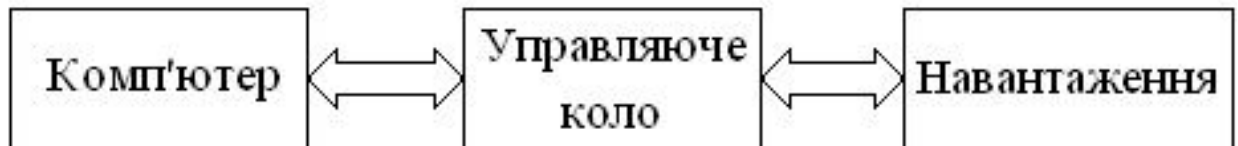


Рис. 3.1. Загальна структурна схема.

Додаємо до загальної структурної схеми більше конкретики, а саме розглянемо більш детально управляюче коло. Як ми бачимо на рис. 3.1. побудова управляючих кіл залежить від навантаження. Тому конкретизуємо навантаження, для нашого стенду це: звуковідтворюючий пристрій, кроковий двигун, інфрачервоний випромінювач, пристрої малої і високої потужності. Знаючи про малу розрядність паралельного порту комп'ютера, для управляючих кіл, потрібен додатковий інтерфейс який би забезпечив керуючими сигналами усі приведені пристрої.

Взявши до уваги конкретику попереднього абзацу, побудуємо структурну схему інтерфейсного лабораторного стенду (управляючі кола). Для зручності приведемо на структурній схемі навантаження, але до пристрою вони не входять. Структурна схема зображена на рис. 3.2.

Опишемо блоки, що зображенні на структурній схемі:

1. Персональний комп'ютер – типу IBM PC;
2. Інтерфейс – лабораторного стенду дослідження керування експериментом через LPT-порт;
3. Блок керування звуковим пристроєм – генератор сигналів на логічних елементах;

4. Блок керування інфрачервоним світло діодом – ключ що керується комп'ютером, при надходженні логічної одиниці світло діод спалахне, можливе керування на відстані 2 метрів;
5. Блок ключів – набір ключів для малопотужних навантажень;
6. Блок силових ключів – на бір ключів, які керують реле, що в свою чергу може керувати потужностями до 1кВт ;
7. Блок керування кроковим двигуном – схема керування двох фазним двигуном;
8. Блок зворотнього зв'язку;
- 9.Звуковідтворюючий пристрій – типовий динамік, що відтворює звук при включенні генератора;
10. Інфрачервоний світло діод – світлодіод інфрачервоного свічення;
11. Навантаження до ключів – невідоме, але в межах 1кВт;
12. Кроковий двигун – двох фазний двигун.

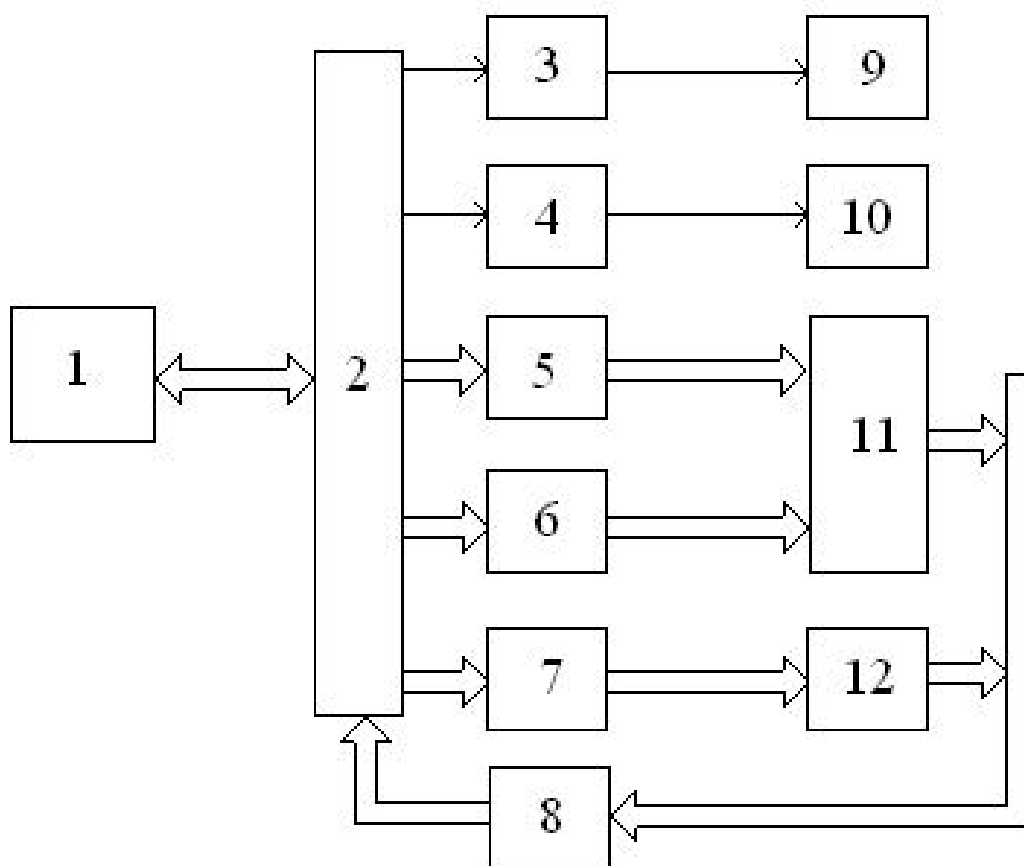


Рис.3.2. Структурна схема

3.2. Синтез та аналіз принципової схеми

Після з'ясування структури пристрою і вибору елементної бази можна приступати до проектування принципової схеми.

3) Блок керування звуковідтворчими пристроями (див. структурну схему на рис.3.2).

Даний блок складається із двох мікросхем, резистора і ємності. Ємність вибирається 1мкФ, резистор 3.3 Ом. Працює наступним чином: один вхід елемента І під'єднаний до управляючого сигналу від інтерфейсу, коли подається одиниця спрацьовує генератор. Генерований сигнал подається на звуковідтворюючий пристрій.

4) Блок керування інфрачервоним світлодіодом (див. структурну схему на рис. 3.2).

Складається із транзисторного ключа. Працює наступним чином: чергуванням 0 і 1 з порту, виконається замикання і розмикання транзисторного ключа. Перемикання ключа, приведе до включення або виключення інфрачервоного світлодіода. Світлодіод вибирається із врахування струму який створює транзистор.

5) Блок ключів (див. структурну схему на рис. 3.2). Являє собою набір ключів для малопотужного навантаження. Виконані на транзисторі КТ815.

Транзисторні ключі побудовані на транзисторах VT1, VT2, VT3 призначені для видачі керуючих сигналів, відповідно вони керуються імпульсами з частотою 10Гц, амплітудою 4.5В, струмом 100 мкА. Навантаженням не більше 0.2Вт. Для ключів із довідника вибираємо тип транзистора – КТ815, параметри якого: $I_{K\ max} = 1.5A$; $U_{KE\ max} = 25\ B$; $P_{K\ max} = 5\ W$; $h_{21E} = 100$; $U_{EBo\ max} = 5V$; $f_{cp.} = 3\ МГц$; $I_{K.звор.} = 0,005\ мкА$. Використовуючи ВАХ вибираємо робочі точки відкритого і закритого транзистора. Транзистор буде відкритий у точці з координатами $I_{B\ e} = 2\ mA$; $U_{EB\ e} = 0,73\ B$, а закритий у точці з координатами $I_{B\ z} = 0\ A$; $U_{EB\ z} = 0,2\ B$. Тоді для того щоб транзистор відкривався на переході база-емітер повинна падати напруга 0,73В. Знаючи

					<i>КБР.ЕС.9583012.001.ПЗ</i>	55
Вим.	Арк.	№ докум.	Підпис	Дата		

величину напруги і струму імпульсу, ($I_{имп} = 5 \text{ мА}$; $U_{имп} = 5 \text{ В}$) що подається на базу транзистора розрахуємо опори резисторів R1:

$$R2 = R3 = R4 = (U_{имп} - U_{ЕБ\epsilon}) / (I_{имп} - I_{Б\epsilon}) = (5 - 0,2) / (5 \cdot 10^{-3} - 2 \cdot 10^{-3}) = 1,6 \text{ кОм}; \quad (3.1)$$

Потужність що розсіюється на резисторах R2, R3, R4 визначається за формулою:

$$P = I_{имп}^2 \cdot R = (5 \cdot 10^{-3})^2 \cdot 1600 = 0,04 \text{ Вт}. \quad (3.2)$$

По ряду номінальних опорів резисторів E24 вибираємо номінали: R2= R3 = R4 2 кОм типу МЛТ-0,125.

6) Блок силових ключів (див. структурну схему на рис.3.2). Являє собою набір ключів які управляють реле. Реле в свою чергу підібране для керування навантаженням до 1кВт, що обумовлюється технічним завданням керує. Навантаження живиться від мережі 220В.

Розрахунок транзисторного ключа, який приведений вище, підходить також для керування реле.

У кожному ключі, як для малопотужного навантаження так і для силових ключів, після резистора що розраховано, ставиться діод. Діод уведено для запобігання надходження зворотного струму, від бази транзистора на вхід порту. А діод на колекторі запобігає зворотньому струмові від навантаження, або реле.

7) Блок керування кроковим двигуном (див. структурну схему на рис.3.2). Реалізовано по схемі на рис.2.17., у нашій схемі ми використовуємо транзисторні ключі на КТ815. Реалізація саме на таких ключах, зумовлена тим, що у технічному завданні не конкретизовано якої потужності буде підключатись двигун.

8) Блок зворотнього зв'язку (див. структурну схему на рис.3.2). Даний блок вводиться для програмного контролю. Одна лінія зворотнього зв'язку, від крокового двигуна, реалізована на електромагнітному реле. Працює слідує чім чином: на елемент який обертає двигун приєднується магніт. При

					<i>КБР.ЕС.9583012.001.ПЗ</i>	56
Вим.	Арк.	№ докум.	Підпис	Дата		

обертанні ротора двигуна, такий магнітний елемент при проходженні над електромагнітним реле, зумовить спрацювання цього реле. В свою чергу реле увімкнуте у коло з напругою 5В, при його замиканні протече напруга, на один із входів інтерфейсу. Ця напруга означатиме логічну одиницю, на порті комп'ютера, тобто спрацювання двигуна.

Зворотній зв'язок, від навантаження, яке керується силовими ключами реалізовано наступним чином.

У коло яке керується реле, паралельно під'єднана схема зворотнього зв'язку, через ємність. Перед ємністю, ставимо електричний запобіжник, який перегорить при підвищенні струму в колі навантаження. Ємність вибирається із таких міркувань: щоб не було впливу, від включення ємності у коло, ємність вибирається із такого співвідношення :

$$R_c \gg R_n. \quad (3.3)$$

R_c – опір ємності, R_n – опір навантаження.

R_c розраховується за формулою:

$$R_c = 1/(wC) = 1/300C \quad (3.4)$$

Із формул (2.3.) (2.5) випливає:

$$C \ll 1/(300R_n) \quad (3.5)$$

Для нашого випадку достатньо буде вибрати ємність 200мкФ.

Під'єднаний зворотній зв'язок реалізовано на ділянці напруги резисторі R15 та діоді VD22. З них напруга надходить на стабілізатор. Стабілізатор обираємо серії HT-7250, він перетворює вхідну напругу 5.1...24В у постійну напругу у +5В. Для гальванічної розв'язки ставимо діодну оптопару, з неї напруга надходить на один з входів інтерфейсу. Працює наступним чином: при протіканні по колу напруги на інтерфейс поступить напруга, що дорівнює логічній одиниці, що означатиме спрацювання під'єданого пристрою.

3.3. Розрахунки режимів роботи елементів принципової схеми, вибір елементів

Для реалізації генератора використаємо мікросхеми К561ЛН2 і К561ЛА7. Мікросхема К561ЛА7 виготовлена в пластмасовому корпусі DIP-14 із дворядним вертикальним розташуванням входів, на рис. 3.3. приведено графічне зображення мікросхеми і нумерація її виводів.[10]

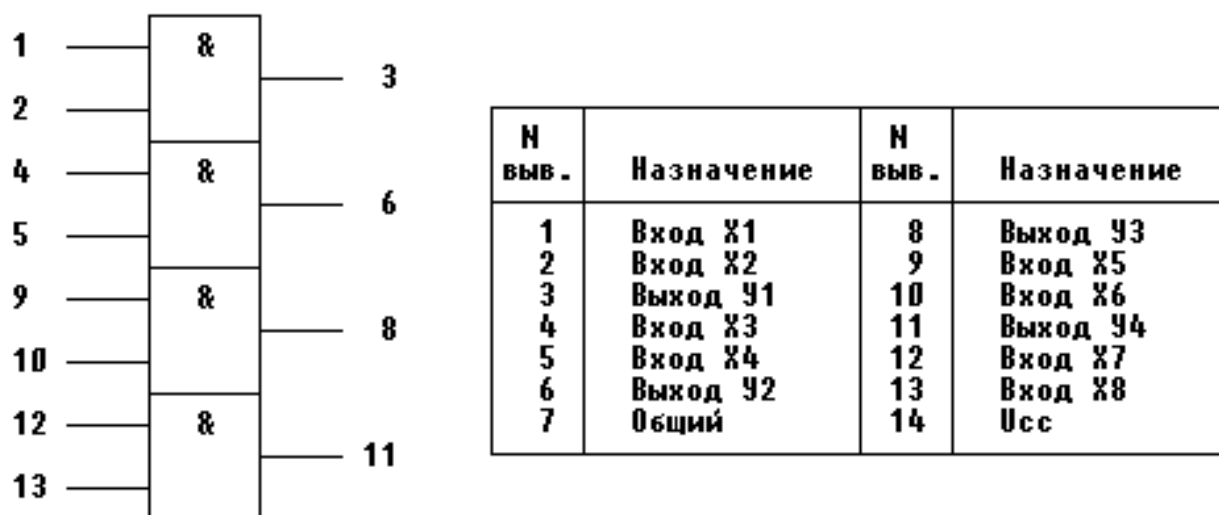


Рис. 3.3. Мікросхема К561ЛН7 [9]

Мікросхема К561ЛН2 виготовлена в пластмасовому корпусі DIP-14 із дворядним вертикальним розташуванням виводів, на рис. 3.4. приведено графічне зображення мікросхеми і нумерація її виводів.

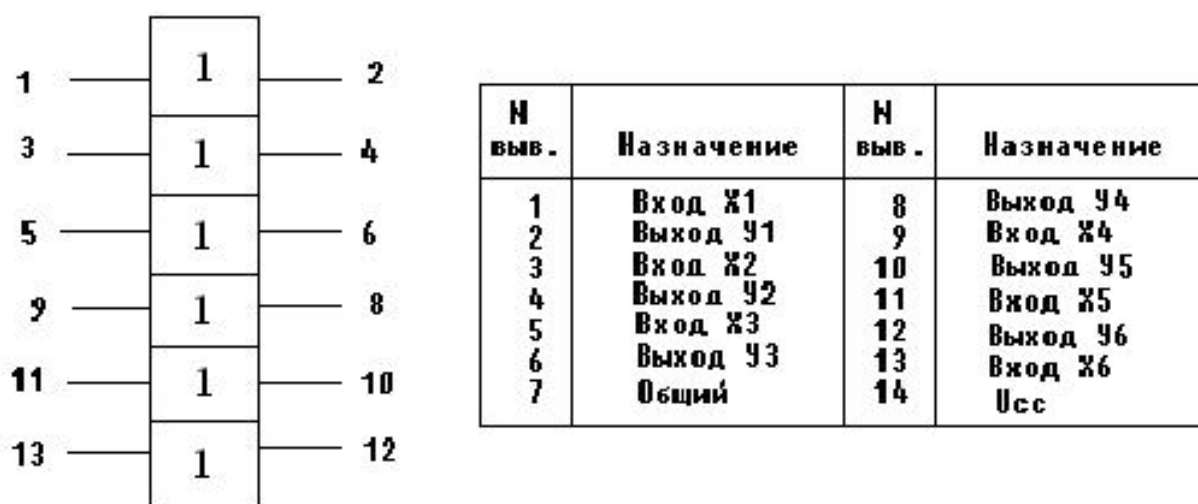


Рис.3.4. Мікросхема К561ЛН2 [9]

Для реалізації основного елемента ключів, візьмемо транзистор КТ815. Даний транзистор підходить для вирішення поставленої задачі. Його

параметри приведено в таблиці 3.1., вольт-амперна характеристика приведена на рис. 3.5.

Таблиця 3.1.

Параметри транзистора КТ815

Ік мах, А	1.5
Іки.мах, А	3
Uкео гр., В	25
Uебо мах, В	5
Рк мах, Вт	5
Uее мах, В	5
fгр , МГц	3
Ікз, мкА	0,005
Uебе, В	0,73
Ібе, мА	2

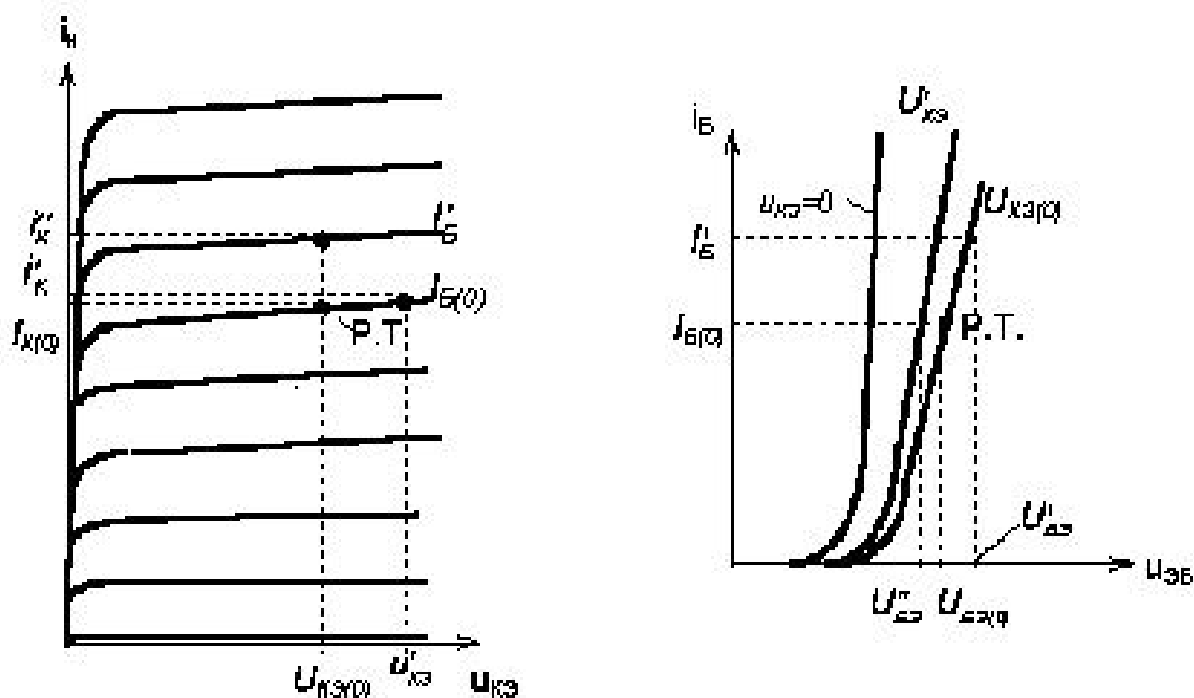


Рис. 3.5. ВАХ транзистора КТ815

Для силових ключів, використаємо таку побудову ключа як для мало потужних. Але такий ключ управлятиме реле. В свою чергу реле може управляти значно більшими потужностями.[12]

В якості реле використовуємо реле фірми TYCO ELECTRONICS T9A.
Параметри реле занесені у таблицю 3.2.

Таблиця 3.2.

Електричні параметри реле T9A

U _{ном} , В	6
U _{вкл} , В	4,5
U _{отп} , В	0,6
U _{мах} , В	10
R _{катуш.} , Ом	36
I _{катуш.} , мА	166,7

ВИСНОВКИ

При виконанні бакалаврського проекту оглянуто ряд аналогів об'єкту проектування та проаналізовано літературу.

Згідно із поставленими у технічному завданні вимогами було виконано проектування електричної структурної та принципової схеми.

Проведено повний електричний розрахунок принципової схеми інтерфейсного стенду для дослідження керування експериментом за допомогою LPT порта.

Стенд є інструментом, який дозволяє дослідникам легко налаштовувати та керувати різними параметрами експерименту, що робить його незамінним для виконання високоякісних досліджень.

Стенд надає широкий спектр можливостей для налаштування експериментальних параметрів. Дослідники можуть змінювати різні фізичні характеристики для створення різних умов експерименту. Це дозволяє отримувати більш точні та достовірні результати.

Стенд має інтуїтивно зрозумілий інтерфейс, що дозволяє дослідникам легко керувати параметрами експерименту. Це забезпечує зручність в роботі дослідника та дозволяє ефективно виконувати експерименти без зайвих зусиль.

Проектування, розрахунки, розробка графічної документації було здійснено із застосуванням програмного проектно-конструкторського пакету "AutoCAD 2022" (підготовка всієї графічної документації).

					<i>КБР.ЕС.9583012.001.ПЗ</i>	
<i>Вим.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		61

СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ

1. П. Хоровіц, У. Хілл Мистецтво сжмотехніки 1, 2, 3 Том. М. «Мир» 1993.
2. Пей АН "Сполучення ПК з зовнішніми пристроями": Переклад з англ.- М.:ДМК Прес 2001.- 320 с.
3. Михайло Гук, "Інтерфейси ПК": довідник: ЗАО «Видавництво «Питер», 1999.- 416 с.
4. Гук М. Апаратні засоби IBM PC. Енциклопедія 2-е видання. – СПб., 2001 – 928 с.
5. М. Тули, „Довідник з цифрової електроніки”: Переклад з англ. Канд. Тех. Наук В.Л. Григорьева – М. Энергоатом, 1990. – 176 с.
6. Ю.В. Новіков, О.А. Калашніков, С.Є. Гуляев "Розробка пристроїв сполучення для персонального комп'ютера типу IBM PC " Під заг. ред. Ю.В. Новікова. Практ. посібник – М.:ЕКОМ., 2002-224 с.
7. Богданович М.И., Грель И.Н. "Цифрові інтегральні мікросхеми". Мінськ "Білорусь", 1991.
8. ГОСТ 2.102-68. Види та комплектність конструкторської документації. М.: 1988.
9. В.Л. Шило. Популярні цифрові мікросхеми: Довідник.– М.: Радіо та зв'язок, 1987.
- 10.Комп'ютерні мережі. Учбовий курс: Офіційний посібник Microsoft для самостійної підготовки: Пер. з англ. – 2-е вид., випр. та доп. – М.: Видавничко-торговий дім, 1999. – 576с.
- 11.Інформатика. Комп'ютерна техніка. Комп'ютерні технології. Під ред. О. І. Пушкаря. Київ 2001.
- 12.Бойко В. І., Багрій В. В. Цифрова схемотехніка. – К: ІЗМН, 2001.- 228 с
- 13.Великі інтегральні схеми запам'ятовуючих пристроїв. Довідник. Під ред. Гордонова А. Ю., Дьякова Ю. Н. – М.: Радіо та зв'язок, 1990.-288 с

					<i>КБР.ЕС.9583012.001.ПЗ</i>	62
<i>Вим.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		

- 14.Борисенко О. А. Цифрові автомати. – Суми: Видавництво СумДУ, 2001.- 168 с
- 15.Вениамінов В. Н., Лебєдев О. Н., Мірошніченко А. И. Мікросхеми та їх застосування. – М.: Радіо та зв'язок, 1989.- 240 с
- 16.Голдсуорт Б. Проектування цифрових логічних пристроїв. – М.:Машинобудівництво, 1985.- 287 с
- 17.Гулий В. Д., Артеменко М. Б. Методичні вказівки з вивчення дисципліни Електронні промислові пристрої. – К.: КПИ, 1986.- 32 с
- 18.Гурвич И. С. Захист ЕОМ від зовнішніх перешкод. – М.: Енергоатом, 1984.- 224 с.

					<i>КБР.ЕС.9583012.001.ПЗ</i>	
<i>Вим.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>		63

Поз. Позна-чення	Найменування	Кіл.	Примітки
<u>Мікросхеми цифрові</u>			
DD1	K555ЛА9	1	
DD1	K555ЛН2	1	
<u>Резистори</u>			
R1	МЛТ-0.125 – 2К±10%	19	R2- R13, R17- R22
R14	ВП1-1	3	R15, R16
<u>Ємності</u>			
C1	1017В3R	1	
C2	K11047-5	3	
C5	K1047-3	6	
<u>Діоди</u>			
VD1	КД522А	21	VD2- VD22
VD22	КД105	3	VD23, VD24
<u>Транзистори</u>			
VT1	КТ815	11	VT2-VT11
<u>Оптопара</u>			
U1	АОД130А	3	U2, U3
<u>Стабілізатори</u>			
СТ1	НТ-7250	3	СТ2, СТ3
<u>Реле</u>			
S1	Т9А	3	S2, S3
<u>Роз'єми</u>			
X1	CAN9R, 9 pin	3	X3, X6
X2	FB6, 6 pin	2	X4
X5	WW3-2, 6 pin	1	

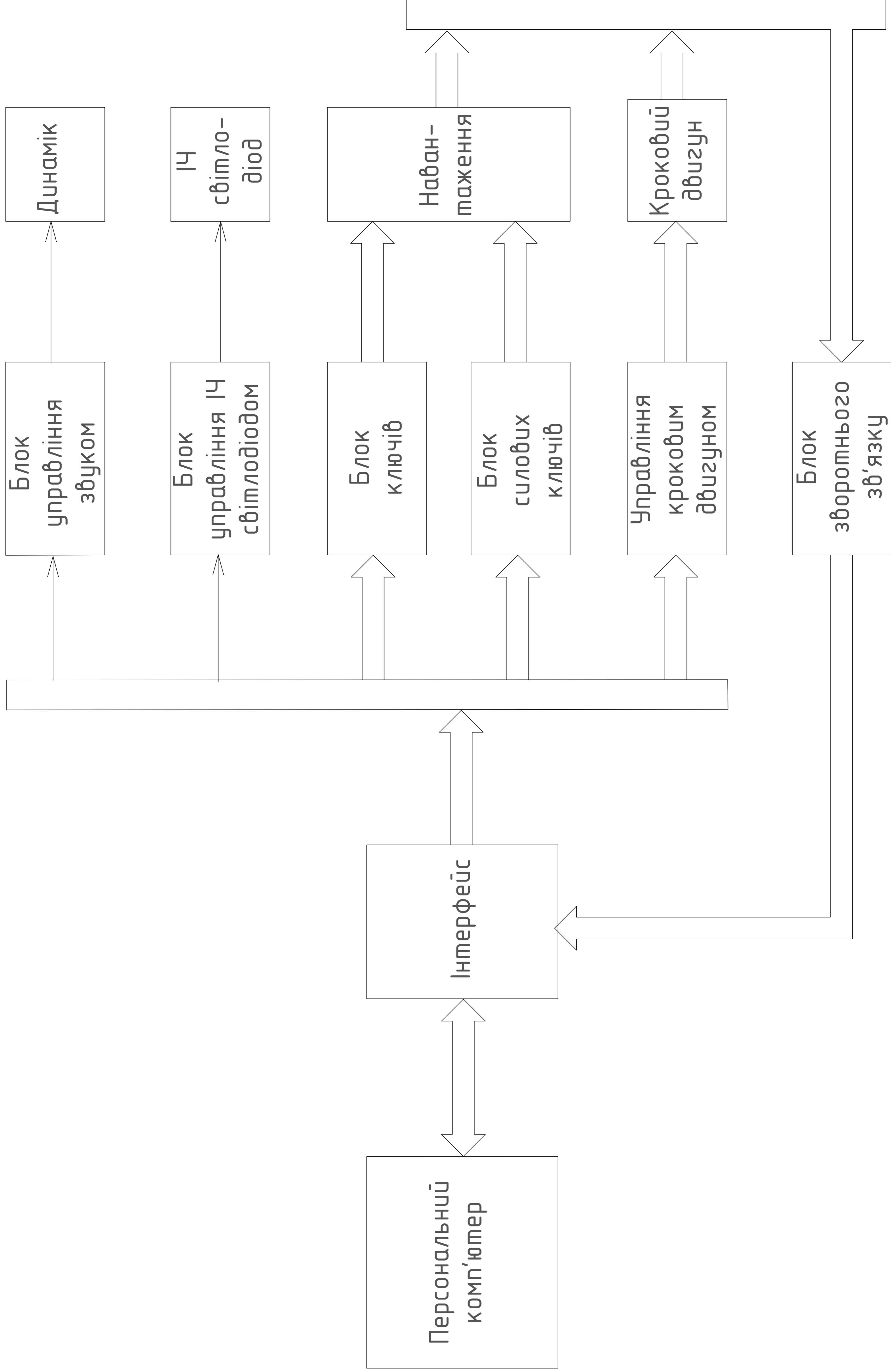
КБР.ЕС.9583012.001.ПЕ

Зм.	Арк.	№ докум.	Підпис	Дата
Розробив		Шериун В.І		15.06
Перевірів		Заяць Т. М.		15.06
Т.Контр.				
Н.Контр.		Спесивих О.О		15.06
Затвердив		Заяць Т. М.		15.06

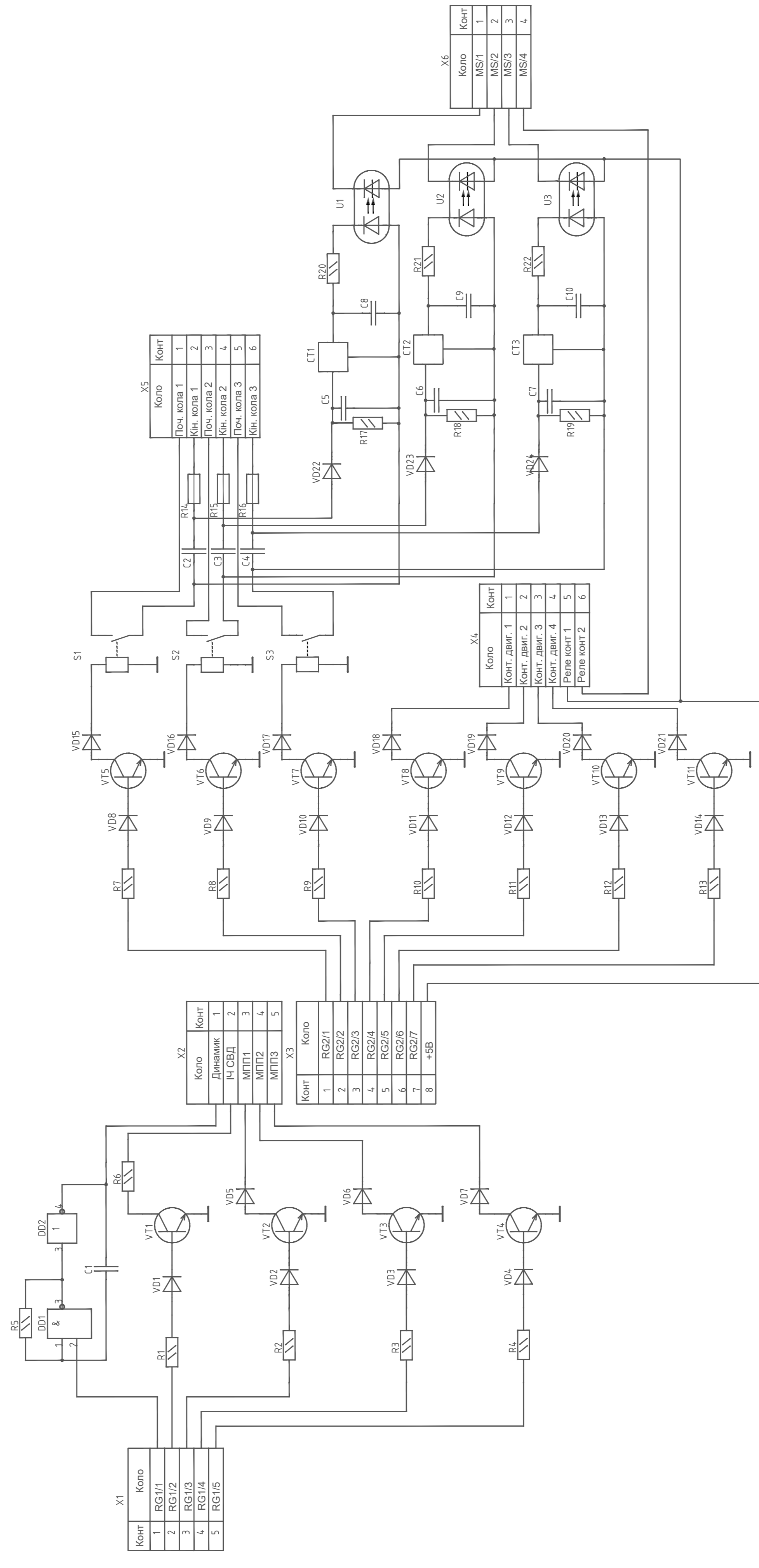
Інтерфейсний стенд для дослідження керування експериментом
Перелік елементів

Літера	Аркуш	Аркушів
У	1	1

УжНУ, ІТФ, 4 курс
група ЕС



KBR.EC.9563012.001E1		Литера	Маса	Масштаб
Эк. Аук. № документа	Літочис	Дата	У	1-1
Розроблює	Щербина В. І.			
Перевіряє	Завць Т. М.			
Т. комп.				Архивувати
Н. комп.	Глебова О. О.			Зміни, ітер. ар. ЕС. 4 курс
Виконав	Завць Т. М.			Структурна схема



Таблиця живлення ланок міросистем

Найменування міросистем	Номер входу	
	⊥	+5В
DD1:1	7	14
DD2:1	7	14

KGR.EC.9583012.001E2

Литера	Масштаб
У	1:1
Дата	
Лабораторний інтерпретаційний експеримент	
Зм. Аук. № документа	Лист
Розробил Шершні В. І.	1
Перевірив Зав'язь Т. М.	
Т. комп.	
Н. комп.	
Відправив	
Спеціальн. ОД	
Зав'язь Т. М.	
Схема електрична принципа	
Зм. №, ар. ЕС, 4 курс	

Завідувачу кафедри ЕС ІТФ ДНВЗ УжНУ

Студента (-ки) 4 курсу
спеціальності 171 Електроніка
Шершун В.І.
(прізвище, ініціали)

ЗАЯВА

щодо самостійного виконання
навчальної/кваліфікаційної роботи здобувачем освіти

Я, Шершун Віктор Іванович

(прізвище, ім'я, по батькові),

Студент(-ка) осно (день), інженерно-технічний, 4-й

(форма навчання, факультет, курс)

заявляю: моя письмова робота на тему: Інтерфейсний стандарт для дослідження керування експериментом.

виконана самостійно і в ній не міститься елементів плагіату.

Всі запозичення з друкованих та електронних джерел, а також із захищених раніше робіт мають відповідні посилання. Я ознайомлений(а) з діючим Положенням, згідно з яким виявлення плагіату є підставою для відмови в допуску навчальної/кваліфікаційної роботи до захисту та притягнення до академічної відповідальності.

15.06.23
Дата

Шершун
Підпис

Додаток 2.

ДОВІДКА
про результати перевірки на унікальність
кваліфікаційної, навчальної (курсової) роботи.

Автор роботи	Шершун Віктор Іванович
Назва роботи	Інтерактивний стенд для дослідження керування експериментом
Спеціальність	171 Електроніка
Курс	4-й
Факультет	Інженерно-технічний
Кафедра	Електронних систем
Керівник роботи	Заєць Тарас Михайлович
Роботу перевірено в програмі	Unicheck
Додано до бази даних	-
Ідентифікаційний номер роботи	КБ Р. ЕС. 9583012.001.СП
Результати перевірки	
Показник унікальності тексту через перевірку роботи у внутрішній базі кафедри ЕС ІТФ ДНВЗ УжНУ	-
Показник унікальності тексту в мережі Інтернет	76.0 %

Відповідальна особа/
Науковий керівник роботи

Тарас Заєць
(прізвище, ініціали)

15.06.23
Дата

ЗЯ
Підпис

Ім'я користувача:
приховано налаштуваннями конфіденційності

ID перевірки:
1015610775

Дата перевірки:
15.06.2023 11:29:43 EEST

Тип перевірки:
Doc vs Internet + Library

Дата звіту:
15.06.2023 11:30:25 EEST

ID користувача:
100006217

Назва документа: 2023-КБР-Шершун.Віктор.Іванович

Кількість сторінок: 52 Кількість слів: 9207 Кількість символів: 64127 Розмір файлу: 1.87 MB ID файлу: 1015258612

25% Схожість

Найбільша схожість: 5.28% з Інтернет-джерелом (https://pc201010.ru/gg/LPT_%26%231087%3B%26%231086%3B%26%231)

24.8% Джерела з Інтернету 179

Сторінка 54

3.82% Джерела з Бібліотеки 91

Сторінка 56

0% Цитат

Вилучення цитат вимкнене

Вилучення списку бібліографічних посилань вимкнене

0% Вилучень

Немає вилучених джерел

Модифікації

Виявлено модифікації тексту. Детальна інформація доступна в онлайн-звіті.

Замінені символи 85